

Z80指令之個別介紹

旗 號	旗 號 值 = 1	旗 號 值 = 0
進 位	C (有 進 位)	NC (無 進 位)
正 負 數	M (負 數)	P (正 數)
零 值	Z (零 值)	NZ (不 為 零)
極 性	PE (偶 極 性)	PO (奇 極 性)

- 根據運算改變
 - 0 旗號清除為 0
 - 1 旗號置定為 1
 - ? 未知 (受運算任意改變)
 - X 特殊狀況，視隨附之註解
- ④ 2 MHz 就 2 MHz 之時序頻率而言

ADC A, s

運算元與進位旗號之值一起加至累加器

功 能： $A \leftarrow A + s + C$ 格 式： s 可為 $r, n, (HL), (IX + d)$, 或 $(IY + d)$

r

n

第一位元組：CE

第二位元組：立即數據值

(HL)

8E

(IX + d)

第一位元組：DD

第二位元組：8E

第三位元組：位移值

(IY + d)

第一位元組：FD

第二位元組：8E

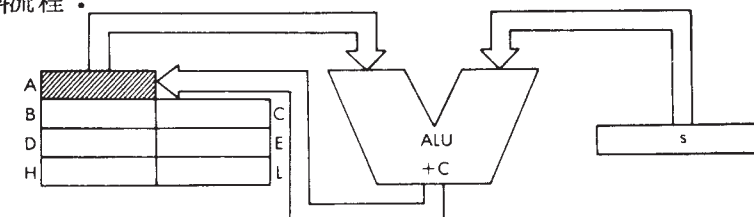
第三位元組：位移值

 r 可為下列任一者：

A - 111 E - 011
B - 000 H - 100
C - 001 L - 101
D - 010

說 明：運算元 S 之值，進位旗號 C 之值，與累加器內含相加，結果存回累加器。 S 之情形如 ADD 指令。

資料流程：



時 序：

s :	M 週期:	T 週期:	微秒 @ 2 MHz:
r	1	4	2
n	2	7	3.5
(HL)	2	7	3.5
(IX + d)	5	19	9.5
(IY + d)	5	19	9.5

定 址 法：

r ：隱含； n ：立即；(HL)：暫存器
間接；(IX + d)，(IY + d)：索引

運 算 碼：

ADC A, r

A	B	C	D	E	H	L
8F	88	89	8A	8B	8C	8D

旗 號：

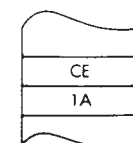


例 題：

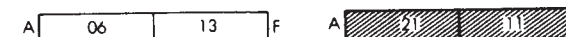
ADC A, 1A

運算前：

運算後：



指令機器碼



ADC HL, ss ss 暫存器對與進位旗號內含加至 HL

功 能： $HL \leftarrow HL + ss + C$

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

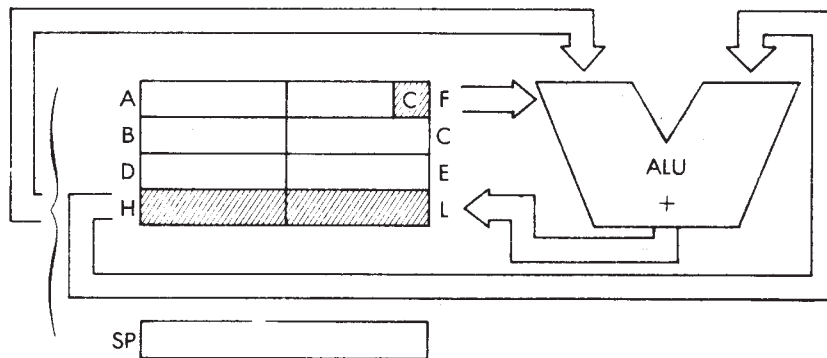
0	1	s	s	1	0	1	0
---	---	---	---	---	---	---	---

 第二位元組

說 明： ss 暫存器對內含，進位旗號值，與 HL 暫存器對內含相加，結果存回 HL 暫存器對。ss 為下列任一者：

BC - 00 HL - 10
DE - 01 SP - 11

資料流程：



時 序： 4 M 週期; 15 T 週期; 75 微秒 @ 2 MHz

定 址 法： 隱含

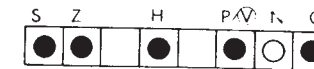
運算碼第 ss:

BC	DE	HL	SP
ED	4A	5A	6A

二位元組：

4A	5A	6A	7A
----	----	----	----

旗 號：



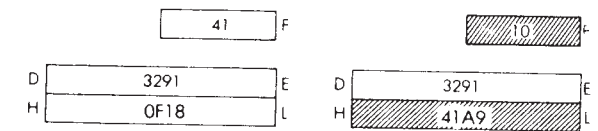
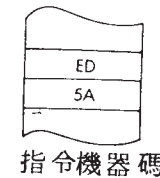
若第11位元有進位，則H置定為1。

例 題：

ADC HL, DE

執行前：

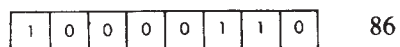
執行後：



ADD A, (HL) 累加器內含與 (HL) 間接選取之記憶位置的內含相加。

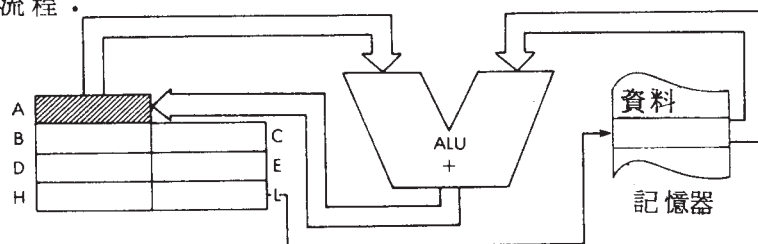
功 能： $A \leftarrow A + (HL)$

格 式：



說 明：累加器內含與 HL 暫存器所選取之記憶位置的內含相加，結果存於累加器。

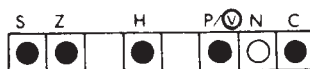
資料流程：



時 序：2 M 週期; 7 T 週期; 3.5 微秒 @ 2 MHz

定 址 法：暫存器間接

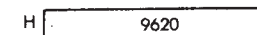
旗 號：



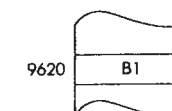
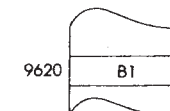
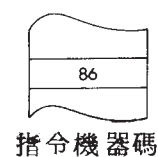
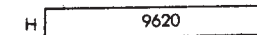
例 題：

ADD A, (HL)

執行前：



執行後：



ADD A, (IX + d) 索引定址 (IX + d) 選取之位置的
內含，加至累加器。

功 能： $A \leftarrow A + (IX + d)$

格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：DD

1	0	0	0	0	1	1	0
---	---	---	---	---	---	---	---

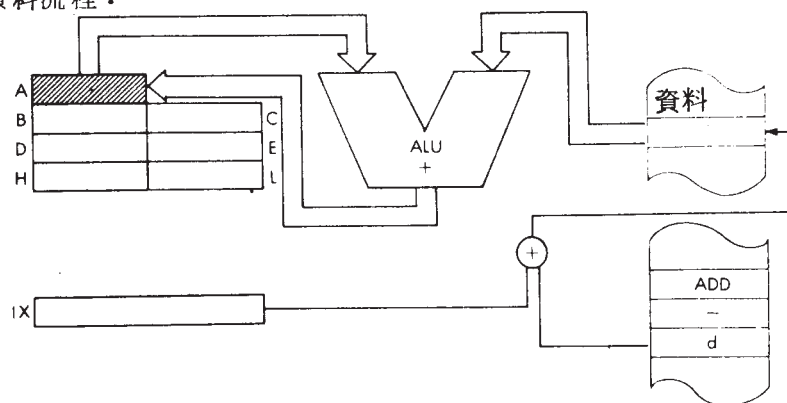
 第二位元組：86

←		d		→	
---	--	---	--	---	--

 第三位元組：位移值

說 明：IX 暫存器內含加立即位移值，所選取之記憶位置的內含，加至累加器內含，結果存於累加器。

資料流程：



時 序：5 M 週期; 19 T 週期; 9.5 微秒 @ 2 MHz

定 址 法：索引

旗 號：

S	Z		H	P/V	N	C
●	●		●	●	○	●

例 題：ADD A, (IX + 3)

執行前：

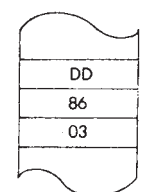
A 11

IX 0B61

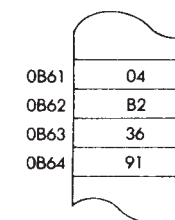
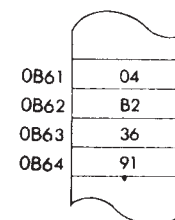
執行後：

A A2

IX 0B61



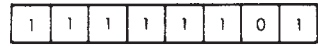
指令機器碼



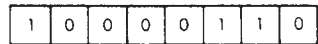
ADD A, (IY + d) 索引定址 (IY + d) 選取之記憶位置的內含，加至累加器。

功 能： $A \leftarrow A + (IY + d)$

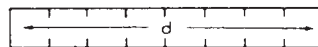
格 式：



第一位元組：FD



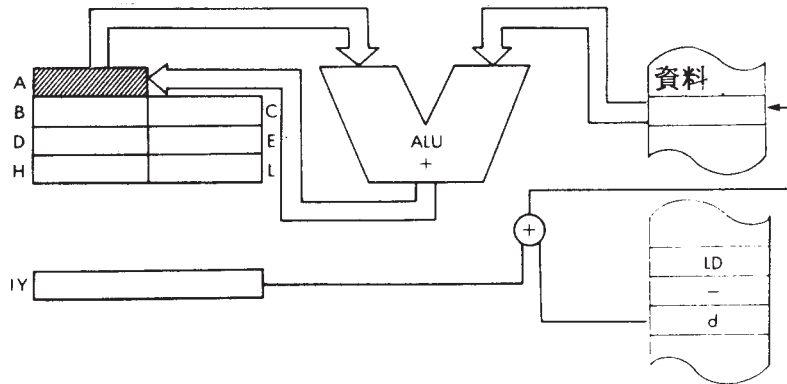
第二位元組：86



第三位元組：位移值

說 明：IY 暫存器內含加位移值所選取之記憶位置的內含，加至累加器內含，結果存於累加器。

資料流程：



時 序：5 M 週期; 19 T 週期; 9.5 微秒 @ 2 MHz

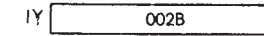
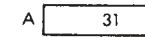
定 址 法：索引

旗 號：

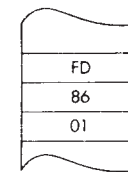
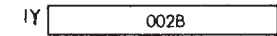


例 題：ADD A, (IY + 1)

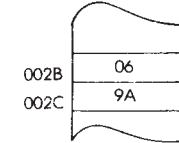
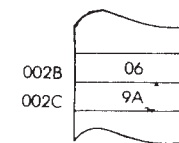
執行前：



執行後：



指令機器碼



ADD A, n 立即數據 n 加至累加器。

功 能： $A \leftarrow A + n$

格 式：

1	1	0	0	0	1	1	0
---	---	---	---	---	---	---	---

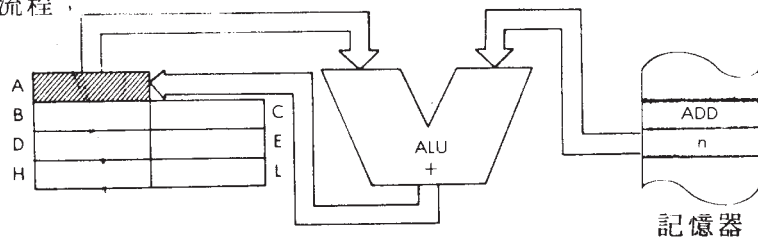
 第一位元組：C6

n							
---	--	--	--	--	--	--	--

 第二位元組：立即數據值

說 明： 立即數據值 n 加累加器內含，結果存回累加器。

資料流程：



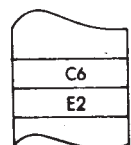
時 序： 2 M 週期; 7 T 週期: 3.5 微秒 @ 2 MHz

定 址 法： 立即

旗 號：

S	Z		H	P/V	N	C
●	●		●	●	○	●

例 題： ADD A, E2



指令機器碼

運算前：

A

43

運算後：

A

25

ADD A, r

r 暫存器內含加至累加器內含

功 能： $A \leftarrow A + r$

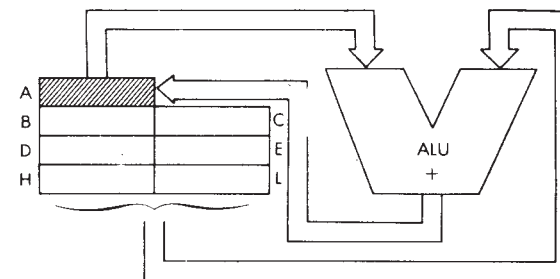
格 式：

1	0	0	0	0	← r →	
---	---	---	---	---	-------	--

說 明： r 暫存器內含加累加器內含，結果存於累加器。r 可為下列任一者：

A - 111 E - 011
B - 000 H - 100
C - 001 L - 101
D - 010

資料流程：



時 序： 1 M 週期; 4 T 週期: 2 微秒 @ 2 MHz.

定 址 法： 隱含

運算碼： r:

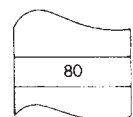
A	B	C	D	E	H	L
87	80	81	82	83	84	85

旗 號：

S	Z		H	P/V	N	C
●	●		●	●	○	●

Z 80 微電腦軟體硬體

例題：ADD A, B



指令機器碼

執行前：

A 3D

B 02

執行後：

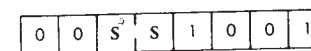
A 3F

B 02

ADD HL, ss ss 暫存器對之內含加至 HL 暫存器。

功能：HL ← HL + ss

格式：



說明：

被選取之暫存器對之內含，加上 HL 暫存器對之內含，結果存回 HL。其中 ss 可為下列任一者：

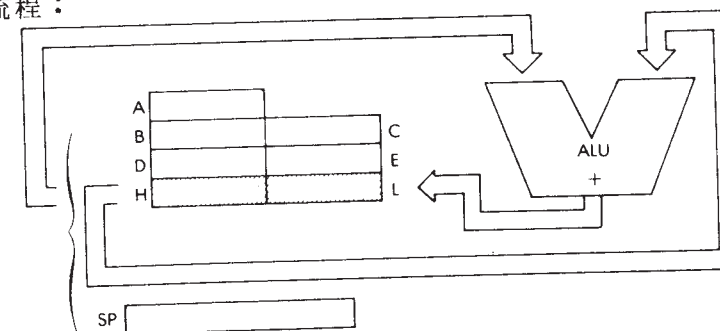
BC - 00

HL - 10

DE - 01

SP - 11

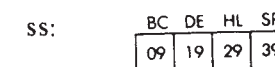
資料流程：



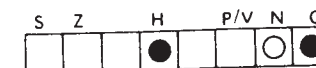
時序：3 M 週期；11 T 週期；5.5 微秒 @ 2 MHz

定址法：隱含

運算碼：



旗號：

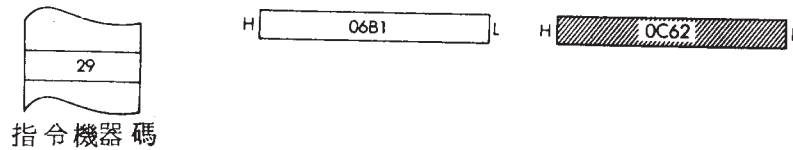


若第15位元有進位，則 C 被置定為 1；
否則，其值為 0。若第11位元有進位，
則 H 置定為 1。

例 題： ADD HL, HL

執行前：

執行後：



ADD IX, rr rr 暫存器對之內含加至 IX 暫存器

功 能： $IX \leftarrow IX + rr$

格 式：

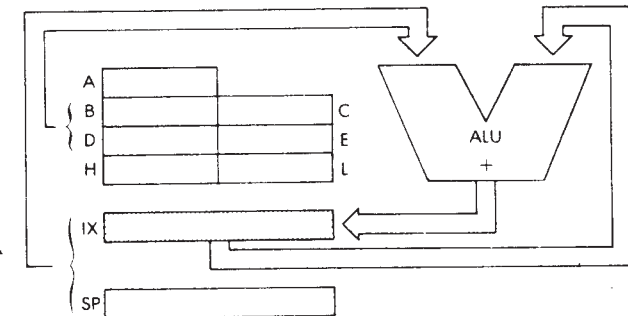
1 1 0 1 1 1 0 1 第一位元組：DD

0 0 r r 1 0 0 1 第二位元組

說 明： rr 暫存器對之內含加至 IX 暫存器，結果存回 IX 暫存器。其中，rr 可為下列任一者：

BC - 00 IX - 10
DE - 01 SP - 11

資料流程：



時 序： 4 M 週期；15 T 週期；7.5 微秒 @ 2 MHz

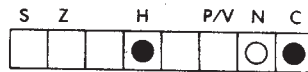
定 址 法： 隱含

運算碼第二
位元組：

rr:	BC	DE	IX	SP
DD-	09	19	29	39

Z 80 微電腦軟體硬體

旗 號：



第11位元之進位將H置定為1。

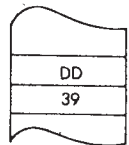
第15位元進位輸出將C置定為1。

例 題：

ADD IX, SP

執行前：

執行後：



IX 0000

SP 3021

IX 3021

SP 3021

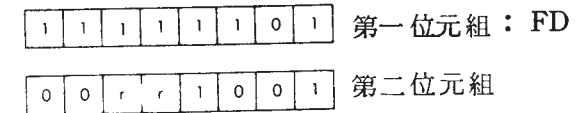
ADD IY, rr

rr 暫存器對內含加至 IY 暫存器。

功 能：

 $IY \leftarrow IY + rr$

格 式：



說 明：

rr 暫存器對之內含加上 IY 暫存器內含，結果存回 IY，其中 rr 可為下列任一者：

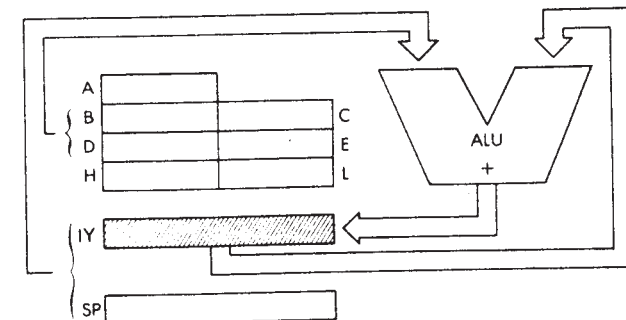
BC - 00

IY - 10

DE - 01

SP - 11

資料流程：



時 序：

4 M 週期; 15 T 週期; 7.5 微秒 @ 2 MHz

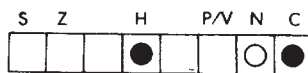
定 址 法：

隱含

運算碼第二
位元組：

rr:	BC	DE	IY	SP
FD:	09	19	29	39

旗 號：



第11位元進位輸出將H置定為1。

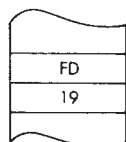
第15位元進位輸出將C置定為1。

例 題：

ADD IY, DE

執行前：

執行後：



指令機器碼

D 6122 E

D 6122 E

IY 3051

IY 9173

AND S

累加器內含與運算元S作邏輯AND

功 能： $A \leftarrow A \wedge s$

格 式：s: 可為 r, n, (HL), (IX + d), 或 IY + d)

r 1 0 1 0 0

n 1 1 1 0 0 1 1 0

第一位元組：E6

第二元組：立即數據值

(HL) 1 0 1 0 0 1 1 0

96

(IX + d) 1 1 0 1 1 1 0 1

第一位元組：DD

1 0 1 0 0 1 1 0

第二元組：96

第三元組：位移值

(IY + d) 1 1 1 1 1 1 0 1

第一位元組：FD

1 0 1 0 0 1 1 0

第二元組：96

第三元組：位移值

r 可為下列任一者：

A - 111

E - 011

B - 000

H - 100

C - 011

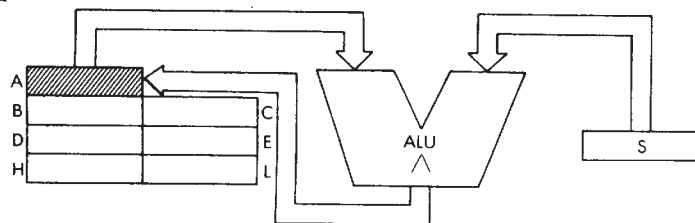
L - 101

D - 010

說 明：

累加器與指定之運算元作邏輯AND運算，結果存於累加器。S之情形與ADD指令類似。

資料流程：

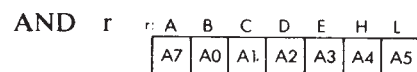


時序：

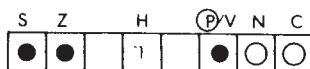
s:	M 週期：	T 週期：	微秒 @ 2 MHz:
r	1	4	2
n	2	7	3.5
(HL)	2	7	3.5
(IX + d)	5	19	9.5
(IY + d)	5	19	9.5

定址法： r: 隱含 ; n: 立即 ; (HL): 間接; (IX + d), (IY + d): 索引

運算碼：



旗號：

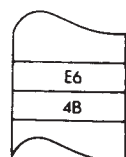
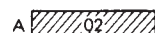
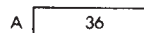


例題：

AND 4B

執行前：

執行後：



指令機器碼

BIT b, (HL) 測試 (HL) 選取之記憶位置的第 b 位元

功能： $Z \leftarrow \overline{(HL)_b}$

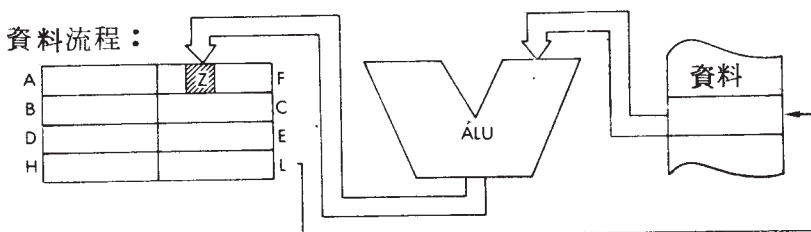
格式： 1 1 0 0 1 0 1 1 第一位元組：CB

0 1 ← b → 1 1 0 第二位元組

說明： 測試 HL 暫存器對內含選取之記憶位置的第 b 位元之內含。結果存於零值旗號 Z。其中 b 可為下列任一者。

0 - 000	4 - 100
1 - 001	5 - 101
2 - 010	6 - 110
3 - 011	7 - 111

資料流程：



時序： 3 M 週期 ; 12 T 週期 6 微秒 @ 2 MHz

定址法： 暫存器間接

旗號：



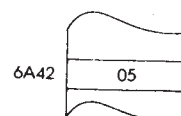
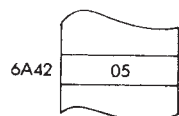
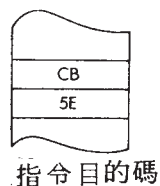
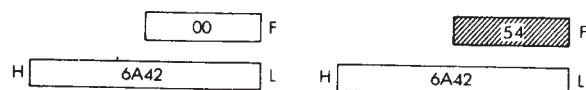
運算碼第二
位元組：

b:	0	1	2	3	4	5	6	7
CB-	46	4E	56	5E	66	6E	76	7E

例題： BIT 3, (HL)

執行前：

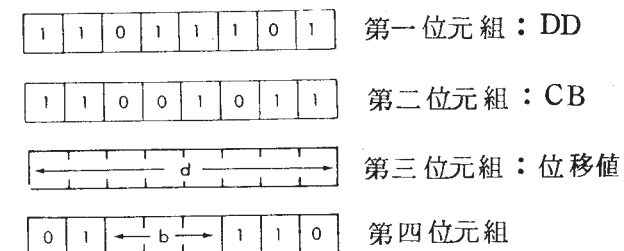
執行後：



BIT b, (IX + d) 測試索引定址 (IX+d) 選取之位置的第b位元。

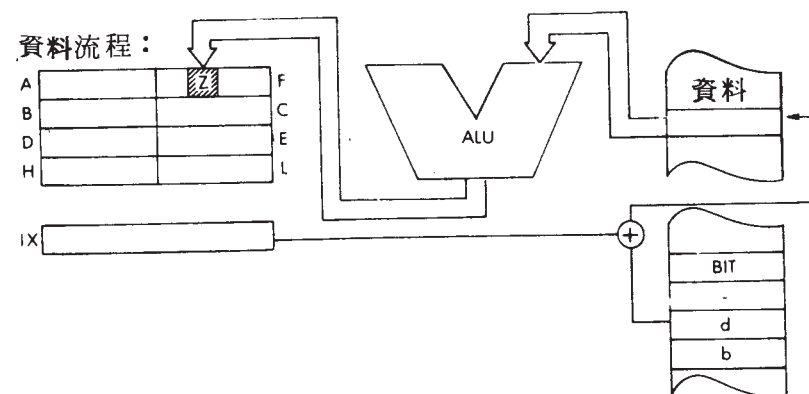
功 能： $Z \leftarrow \overline{(IX + d)_b}$

格 式：



說 明： IX暫存器內含加位移所選取之記憶位置的第b位元被測試，結果影響零值旗號Z。其中b可為下列任一者：

- | | |
|---------|---------|
| 0 - 000 | 5 - 101 |
| 1 - 001 | 6 - 110 |
| 2 - 010 | 7 - 111 |
| 3 - 011 | |
| 4 - 100 | |



時序： 5 M 週期; 20 T 週期; 10 微秒 @ 2 MHz

定址法： 索引

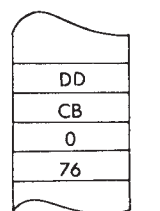
運算碼第四
位元組： DD-CB-d-
b: 0 1 2 3 4 5 6 7
46 4E 56 5E 66 6E 76 7E

旗號：
S Z H P/V N C
? ● 1 ? 0

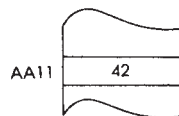
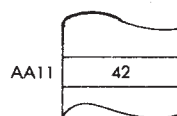
例題： BIT 6, (IX + 0)

執行前：

執行後：



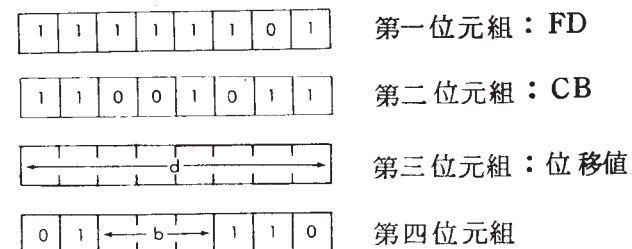
指令機器碼



BIT b, (IY + d) 測試 (IY + d) 索引定址選取之記憶位置的
第 b 位元。

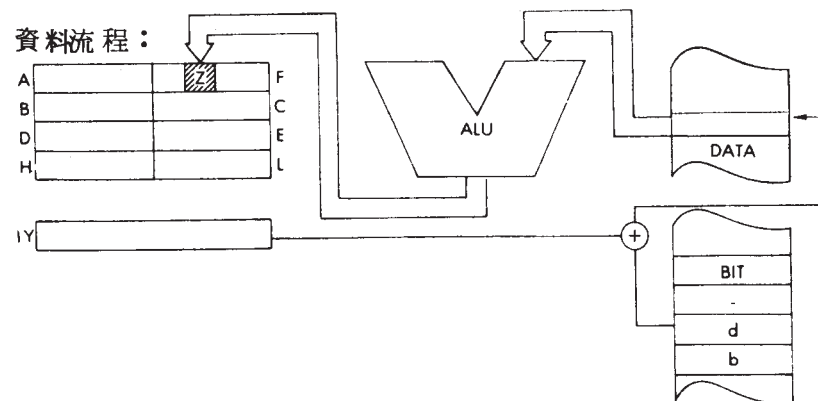
功 能： $Z \leftarrow (IY + d)_b$

格 式：



說 明：
IY 暫存器內含加位移所選取之記憶位置的
第 b 位元被測試，結果記錄於 Z 旗號。b 可為
下列任一者：

0 - 000	4 - 100
1 - 001	5 - 101
2 - 010	6 - 110
3 - 011	



時序： 5 M 週期; 20 T 週期; 10 微秒 @ 2 MHz

定址法： 索引

運算碼 b: 0 1 2 3 4 5 6 7
第四位元組: 46 4E 56 5E 66 6E 76 7E

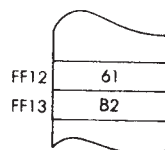
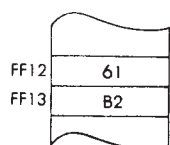
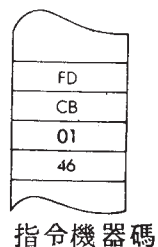
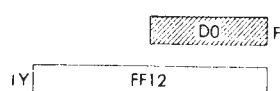
旗號: S Z H P/V N C
? ● 1 ? 0

例題: BIT 0, (IY + 1)

執行前:



執行後:



BIT b, r 測試 r 暫存器之第 b 位元。

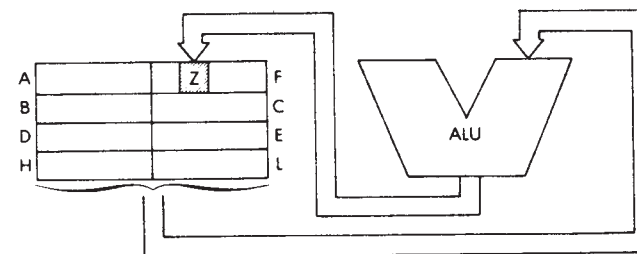
功能: $Z \leftarrow \overline{r_b}$

格式: 1 1 0 0 1 0 1 1 第一位元組: CB
0 1 ← b → ← r → 第二位元組

說明: r 暫存器之第 b 位元被測試, 結果記錄於零值旗號。b 與 r 可分別為下列任一者:

b: 0 - 000 4 - 100
1 - 001 5 - 101
2 - 010 6 - 110
3 - 011 7 - 111
r: A - 111 E - 011
B - 000 H - 100
C - 001 L - 101
D - 010

資料流程:



時序: 2 M 週期; 8 T 週期; 4 微秒 @ 2 MHz

定址法: 隱含

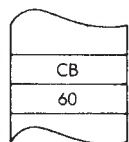
運算碼
第二位元組：

b: r:	A	B	C	D	E	H	L
0	47	40	41	42	43	44	45
1	4F	48	49	4A	4B	4C	4D
2	57	50	51	52	53	54	55
3	5F	58	59	5A	5B	5C	5D
4	67	60	61	62	63	64	65
5	6F	68	69	6A	6B	6C	6D
6	77	70	71	72	73	74	75
7	7F	78	79	7A	7B	7C	7D

旗號：

S	Z	H	P/V	N	C
?	●	1	?	0	

例題： BIT 4, B



指令機器碼

執行前：



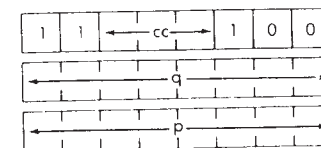
執行後：



CALL cc, pq 條件式副程式叫用

功能： 若 **cc** 成立： $(SP - 1) \leftarrow PC$ 高； $(SP - 2) \leftarrow PC$ 低； $SP \leftarrow SP - 2$ ； $PC \leftarrow pq$
若 **cc** 不成立： $PC \leftarrow PC + 3$

格式：



第一位元組
第二位元組：
低次位址
第三位元組：
高次位址

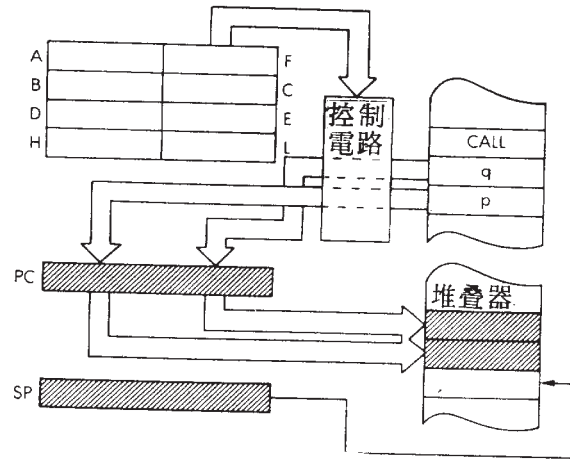
說明： 若所述條件成立，則程式計數器內含被推入堆疊器。之後，記憶體中緊接運算碼之後的連續兩位元組，分別被取入程式計數器之低次與高次位元組。

次一被執行之指令特來自位址 **pq** 之位置。若條件不滿足，則微處理器繼續執行次一指令，忽略位址 **pq**，**cc** 可為下列任一者：

NZ - 000	PO - 100
Z - 001	PE - 101
NC - 010	P - 100
C - 011	M - 111

副程式最後之 **RET** 指令，自堆疊器取回 **PC** 之原有值。

資料流程：



時序：

	M週期：	T週期：	微秒 @ 2 MHz
條件成立：	5	17	8.5
條件 不成立：	3	10	5

定址法：立即

運算碼：

CC	NZ	Z	NC	C	PO	PE	P	M
C4	CC	D4	DC	E4	EC	F4	FC	q.p

旗號：

S	Z	H	P/V	N	C

(不受影響)

例題：

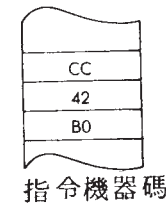
CALL Z, B042

執行前：

F	85
PC	0B01
SP	BB12

執行後：

F	85
PC	0B04
SP	BB12



指令機器碼

BB10	8F
BB11	04
BB12	32

BB10	8F
BB11	04
BB12	32

CALL pq 叫 用 位 址 pq 處 之 副 程 式

功 能： $(SP - 1) \leftarrow PC_{\text{高}}; (SP - 2) \leftarrow PC_{\text{低}}; SP \leftarrow SP - 2; PC \leftarrow pq$

格 式：

1	1	0	0	1	1	0	1
---	---	---	---	---	---	---	---

第一位元組：CD

q							
---	--	--	--	--	--	--	--

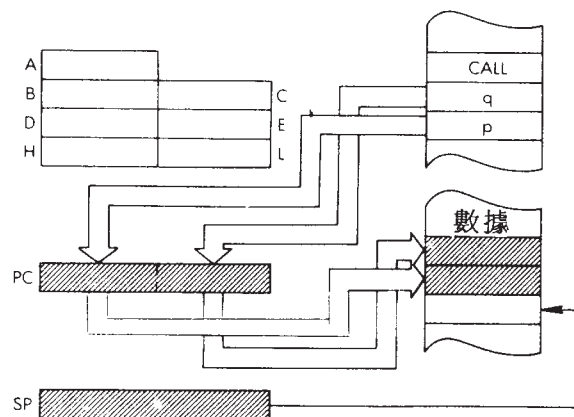
位址之低次八位元

p							
---	--	--	--	--	--	--	--

位址之高次八位元

說 明：程式計數器之內含如 PUSH 般地推入堆疊器。記憶器中緊接運算碼後之第一與第二 位元組，分別取入 PC 之低次與高次位元組。次一被執行指令將來自新位址 pq 之記憶位置。

資料流程：



時 序：5 M 週期; 17 T 週期: 8.5 微秒 @ 2 MHz

定 址 法：立即

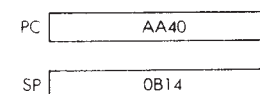
旗 號：

S	Z	H	P/V	N	C
---	---	---	-----	---	---

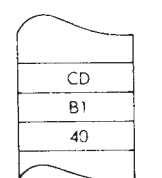
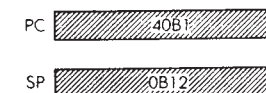
(無影響)

例 題：CALL 40B1

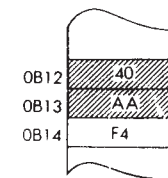
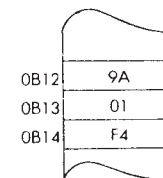
執行前：



執行後：



指令機器碼



CCF

進位旗號之值取補數。

功 能： $C \leftarrow \bar{C}$

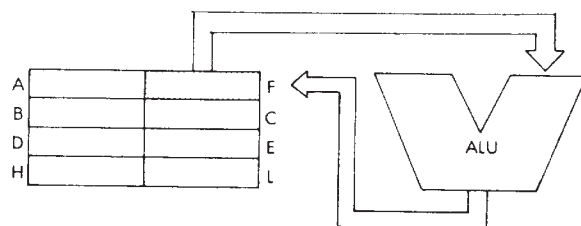
格 式：



說 明：

進位旗號之值反相。

資料流程：



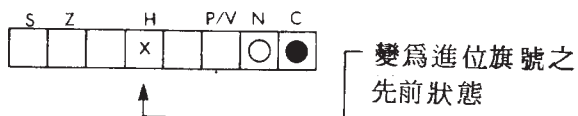
時 序：

1 M 週期; 4 T 週期; 2 微秒 @ 2 MHz

定址法：

隱含

旗 號：

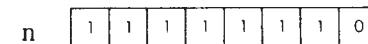
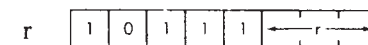


CP s

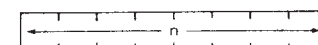
運算元 s 與累加器內含相比。

功 能： $A - s$

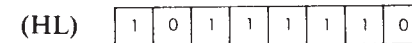
格 式：s: 可為 n, (HL), (IX + d), 或 (IY + d).



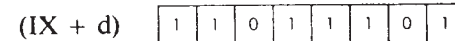
第一位元組：FE



第二位元組：立即數據



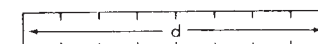
BE



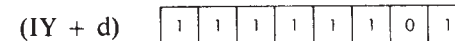
第一位元組：DD



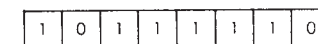
第二位元組：BE



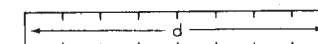
第三位元組：位移值



第一位元組：FD



第二位元組：BE



第三位元組：位移值

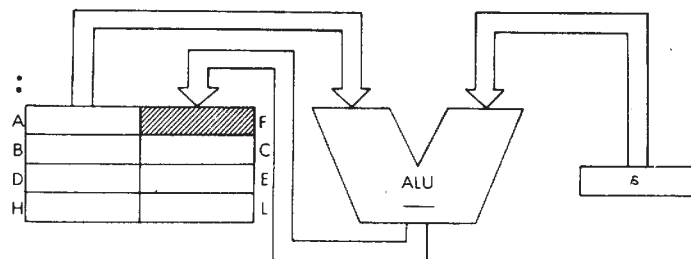
r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：

累加器內含減運算元，但結果捨棄。旗號受影響。

資料流程：



時序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	1	4	2
n	2	7	3.5
(HL)	2	7	3.5
(IX + d)	5	19	9.5
(IY + d)	5	19	9.5

定址法： r: 隱含；n: 立即；(HL): 暫存器間接；
(IX + d), (IY + d): 索引

運算碼：

CP r:

r:	A	B	C	D	E	H	L
	BF	B8	B9	BA	BB	BC	BD

旗號：

S	Z	H	P/V	N	C
●	●	●	●	1	●

例題：

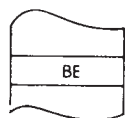
CP (HL)

執行前：

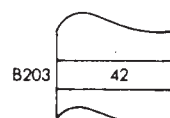
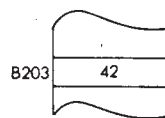
A	96	36	F
H	B203		L

執行後：

A	96	C6	F
H	B203		L



指令機器碼



CPD

比較且減一

功能：

 $A \leftarrow [HL]; HL \leftarrow HL - 1; BC \leftarrow BC - 1$

格式：

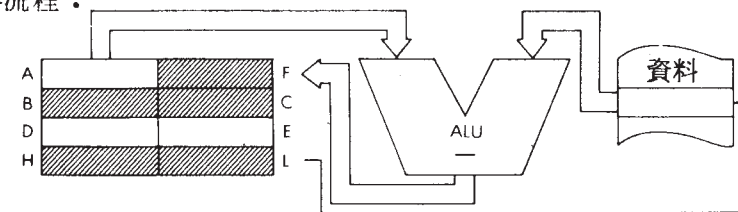
1	1	1	0	1	1	0	1	第一位元組：ED
---	---	---	---	---	---	---	---	----------

1	0	1	0	1	0	0	1	第二位元組：A9
---	---	---	---	---	---	---	---	----------

說明：

累加器內含減HL暫存器對所選及之記憶位置的內含，結果捨棄。然後HL與BC暫存器對之內含分別減一。

資料流程：



時序：

4 M. 週期; 16 T. 週期; 8微秒@ 2 MHz

定址法：

暫存器間接

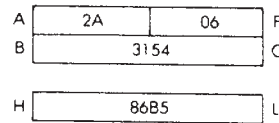
旗號：

S	Z	H	P/V	N	C
●	X	●	X	1	●

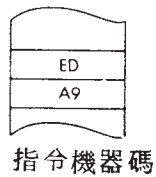
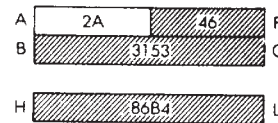
若執行後 $BC = 0$ ，則清除；否則，置定為 1
若 $A = [HL]$ ，則置定為 1。

例 題： CPD

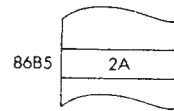
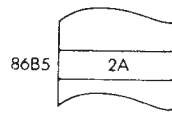
執行前：



執行後：



指令機器碼

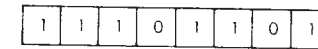


CPDR

整批比較且減一

功 能： $A \leftarrow [HL]; HL \leftarrow HL - 1; BC \leftarrow BC - 1;$
 一直重複至 $BC = 0$ 或 $A = [HL]$

格 式：



第一位元組：ED

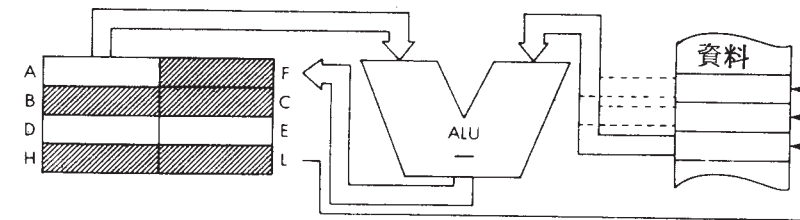


第二位元組：B9

說 明：

累加器內含減HL暫存器對所選取之記憶位置的內含，結果捨棄。之後，BC與HL暫存器對之內含各減一。若 $BC \neq 0$ 且 $A \neq [HL]$ ，則PC值減2，指令再重複執行。

資料流程：



時 序：

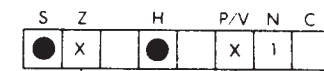
BC = 0 或 A = [HL]: 4 M 週期; 16 T 週期;

8 微秒 @ 2 MHz

BC = 0 且 A = [HL]: 5 M 週期; 21 T 週期;

10.5 微秒 @ 2 MHz

旗 號：

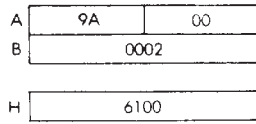


若執行後 $BC = 0$ ，則清除為零；否則，置定為1。

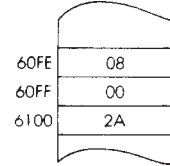
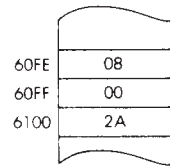
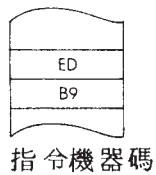
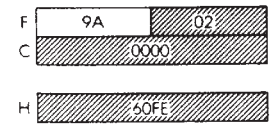
若 $A = [HL]$
 則置定為1。

例題：CPDR

執行前：



執行後：



CPI

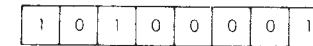
比較，然後加一

功 能：A ← [HL]; HL ← HL + 1; BC ← BC - 1

格 式：



第一位元組：ED

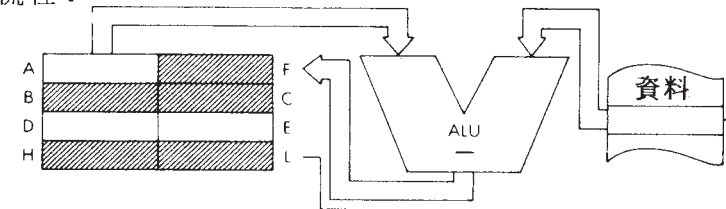


第二位元組：A1

說 明：

累加器內含減HL暫存器對所選及之記憶位置的內含，結果捨棄，但旗號受影響。HL暫存器對之值加一，BC暫存器對之值減一。

資料流程：



時 序：4 M 週期; 16 T 週期; 8 微秒@ 2 MHz

定 址 法：暫存器間接

旗 號：

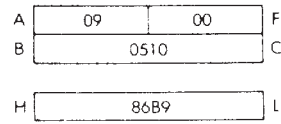


若執行後 BC = 0，則清除為 0；否則，置定為 1。
若 A = [HL]，則置定為 1。

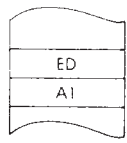
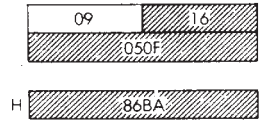
例題：

CPI

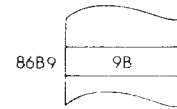
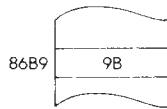
執行前：



執行後：



指令機器碼



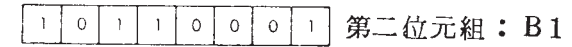
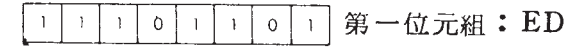
CPIR

整批比較與加一

功 能：

$A \leftarrow [HL]; H \leftarrow HL + 1; BC \leftarrow BC - 1;$
 一直重複至 $BC = 0$ 或 $A = [HL]$

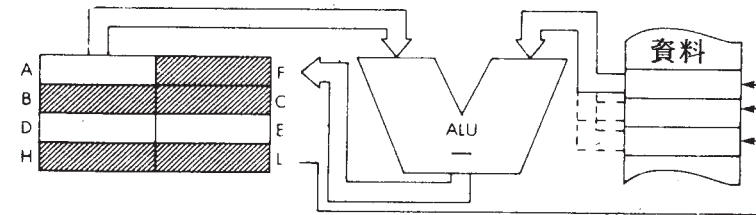
格 式：



說 明：

累加器內含減 HL 暫存器對所選取之記憶位置的內含，結果捨棄，但旗號受影響。然後，HL 暫存器對內含加一，BC 暫存器對內含減一。若 $BC \neq 0$ 且 $A \neq [HL]$ ，則 PC 值減 2，並且指令再重複執行。

資料流程：



時 序：

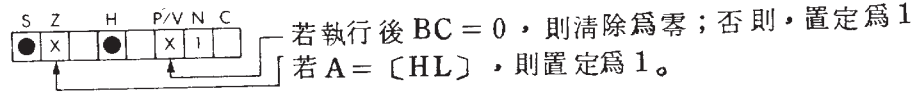
$BC = 0$ 或 $A = [HL]$: 4 M 週期; 16 T 週期;
 8 微秒 @ 2 MHz
 $BC \neq 0$ 且 $A \neq [HL]$: 5 M 週期; 21 T 週期;
 10.5 微秒 @ 2 MHz

定 址 法：

暫存器間接

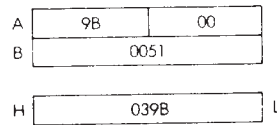
Z 80 微電腦軟體硬體

旗 號：

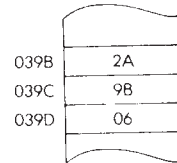
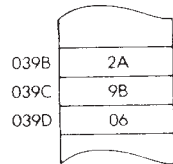
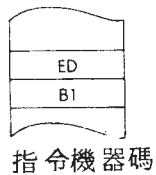
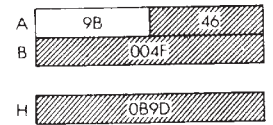


例 題： CPIX

執行前：



執行後：



CPL

累加器值取 1 補數

功 能：

$$A \leftarrow \bar{A}$$

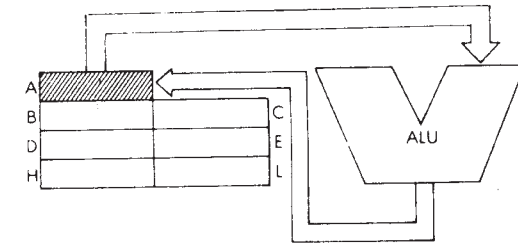
格 式：



說 明：

累加器內含被取補數（或反相），結果同樣存回累加器。

資料流程：



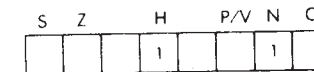
時 序：

1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：

隱含

旗 號：

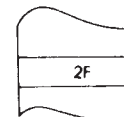
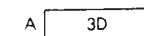


例 題：

CPL

執行前：

執行後：



指令機器碼

DAA 十進調整累加器

功 能： 如下：

格 式：

0	0	1	0	0	1	1	1
---	---	---	---	---	---	---	---

 27

說 明： 算術運算後，若累加器之低次與／高次四位元之值大於九，則該指令分別將其值加六。使其合乎BCD算術之結果。

N	C	高次四位元值	H	低次四位元值	加至A之值	執行後C之值
0 (ADD, ADC, INC)	0	0-9	0	0-9	00	0
	0	0-8	0	A-F	06	0
	0	0-9	1	0-3	06	0
	0	A-F	0	0-9	60	1
	0	9-F	0	A-F	66	1
	0	A-F	1	0-3	66	1
	1	0-2	0	0-9	60	1
	1	0-2	0	A-F	66	1
	1	0-3	1	0-3	66	1
1 (SUB, SBC, DEC, NEG)	0	0-9	0	0-9	00	0
	0	0-8	1	6-F	FA	0
	1	7-F	0	0-9	A0	1
	1	6-F	1	6-F	9A	1

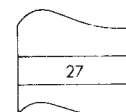
時 序： 1 M 週期；4 T 週期；2 微秒@ 2 MHz

定 址 法： 隱含

旗 號：

S	Z		H	(P)V	N	C
●	●		●	●		●

例 題： DAA



目的碼

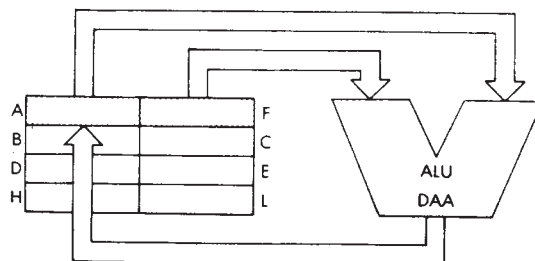
執行前：

A	B2	94
---	----	----

執行後：

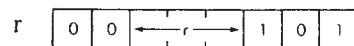
A	18	05
---	----	----

資料流程：



DEC m 運算元 m 之值減一功 能： $m \leftarrow m - 1$

格 式： m: 可為 r, (HL), (IX+d), (IY+d)



(HL) 35

(IX + d) 第一位元組：DD

第二位元組：35

byte 3: offset value

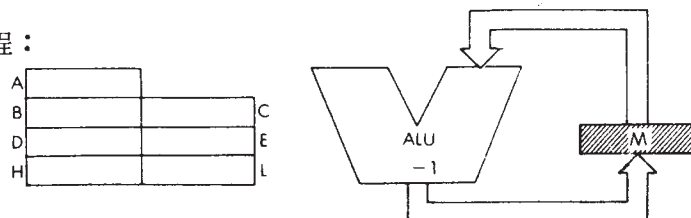
(IY + d) 第一位元組：FD

第二位元組：35

第三位元組：位移值

說 明： 被選取之暫存器或記憶位置的內含值減一，結果再存回原處，m如 INC指令所定義者。

資料流程：



時 序：

m:	M週期：	T週期：	微秒 @ 2 MHz:
r	1	4	2
(HL)	3	11	5.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定 址 法：

r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運 算 碼：

DEC r r:

A	B	C	D	E	H	L
3D	05	0D	15	1D	25	2D

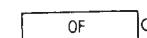
旗 號：



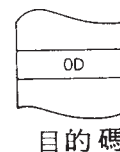
例 題：

DEC C

執行前：



執行後：

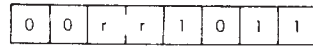


目的碼

DEC rr rr 暫存器對內含值減一

功 能： $rr \leftarrow rr - 1$

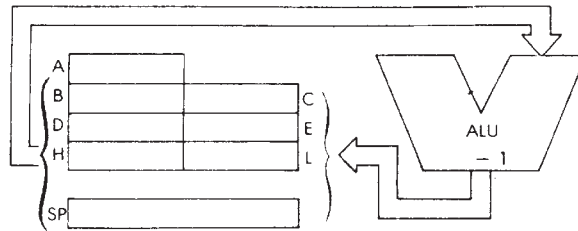
格 式：



說 明： rr 暫存器對之內含值減一，其中 rr 可為下列任一者：

BC - 00	HL - 10
DE - 01	SP - 11

資料流程：



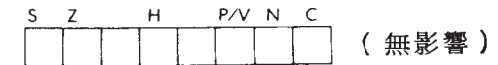
時 序： 1 M 週期; 6 T 週期; 3 微秒 @ 2 MHz

定 址 法： 隱含

運 算 碼： rr:

BC	DE	HL	SP
0B	1B	2B	3B

旗 號：

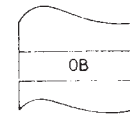


例 題：

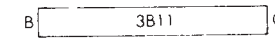
DEC BC

執行前：

執行後：



指令機器碼



DEC IX IX 內含值減一功 能： $IX \leftarrow IX - 1$ 格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

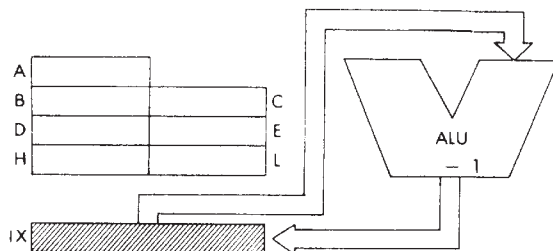
 第一位元組：DD

0	0	1	0	1	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：2B

說 明： IX 暫存器之內含值減一，結果存回 IX。

資料流程：



時 序： 2 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法： 隱含

旗 號：

S	Z		H		P/V	N	C

 (不受影響)

例 題： DEC IX

執行前：

IX

6	1	1	4
---	---	---	---

執行後：

IX

6	1	1	3
---	---	---	---



指令機器碼

DEC IY IY 暫存器內含值減一功 能： $IY \leftarrow IY - 1$ 格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

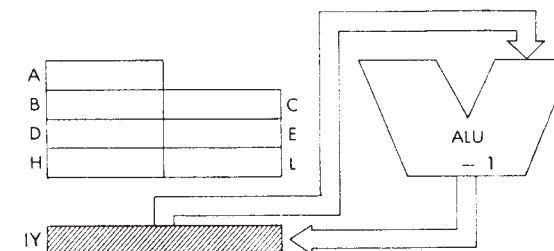
 第一位元組：FD

0	0	1	0	1	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：2B

說 明： IY 暫存器之內含值減一，結果再存回 IY 暫存器。

資料流程：



時 序： 2 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法： 隱含

旗 號：

S	Z		H		P/V	N	C

 (不受影響)

例 題： DEC IY

執行前：

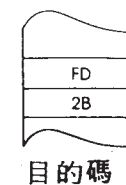
IY

9	0	0	F
---	---	---	---

執行後：

IY

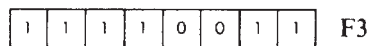
9	0	0	E
---	---	---	---



目的碼

DI 插 斷 禁 能功 能：IFF \leftarrow 0

格 式：



說 明：插斷正反器清除為零，因此，所有可罩蓋插斷禁能。EI 指令可用以將插斷重新致能。

時 序：1 M 週期；4 T 週期；2 微秒 @ 2 MHz

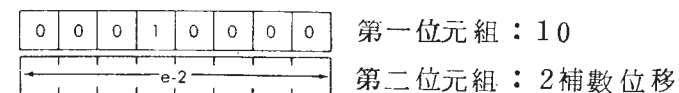
定 址 法：隱含

旗 號：

S	Z		H	P/V	N	C

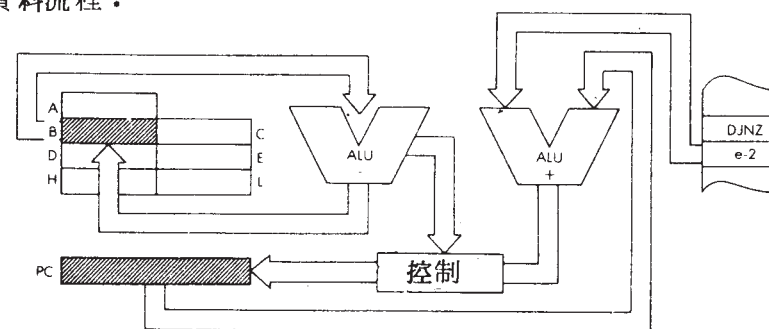
 (不受影響)
DJNZ e B 值 減 一，非 零 時 再 跳 越功 能：B \leftarrow b - 1; 若 B \neq 0: PC \leftarrow PC + e

格 式：



說 明：B 暫存器內含值減一，若不為零，則指令上之立即位移值加至程式計數器內含，由於位移表示成 2 補數形式，致控制能往前或往後跳。組譯程式會自動作減，產生位移值。

資料流程：



時 序：B \neq 0: 3 M 週期；13 T 週期；6.5 微秒 @ 2 MHz.
 B = 0: 2 M 週期；8 T 週期；4 微秒 @ 2 MHz

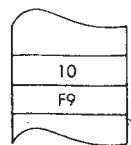
定 址 法：立即

旗 號：

S	Z	H	P/V	N	C

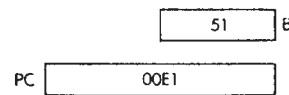
 (不受影響)

例 題： DJNZ \$ - 5 (\$ = 現有 PC 值)



指令機器碼

執行前：



執行後：



EI 插 斷 致 能

功 能： IFF \leftarrow 1

格 式：

1	1	1	1	1	0	1	1
---	---	---	---	---	---	---	---

 FB

說 明： 插斷正反器置定為 1，因此，緊接 EI 之指令執行過後，可罩蓋插斷致能。

時 序： 1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法： 隱含

旗 號：

S	Z	H	P/V	N	C

 (不受影響)

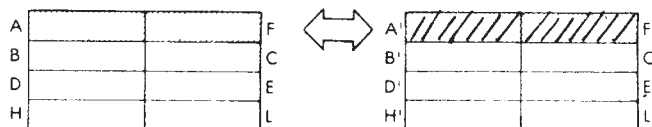
例 題： 於插斷處理常式末了常見之指令系列為：
 EI
 RET I
 RET I 執行完後，可罩蓋插斷重新被致能。

EX AF, AF' 兩組累加器與旗號之內含互換功 能： $AF \leftrightarrow AF'$ 格 式：

0	0	0	0	1	0	0	0
---	---	---	---	---	---	---	---

 08

說 明：累加器與狀態暫存器現有內含，與另一備用組之內含互換。

資料流程：

時 序：1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

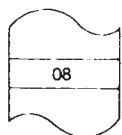
S	Z	H	P/V	N	C

 (不受影響)

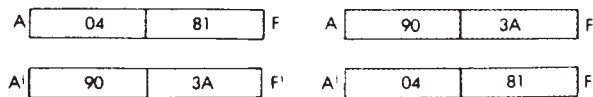
例 題：EX AF, AF'

執行前：

執行後：



指令機器碼

**EX DE, HL**

HL 與 DE 兩暫存器對內含互換

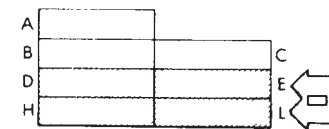
功 能： $DE \leftrightarrow HL$ 格 式：

1	1	1	0	1	0	1	1
---	---	---	---	---	---	---	---

 EB

說 明：DE 與 HL 兩暫存器對之內含互換。

資料流程：



時 序：1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

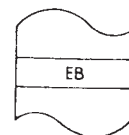
S	Z	H	P/V	N	C

 (無影響)

例 題：EX DE, HL

執行前：

執行後：



指令機器碼



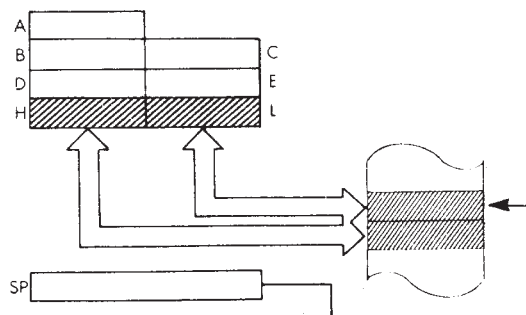
EX (SP), HL HL 內含與堆疊頂端互換功 能： $(SP) \leftrightarrow L; (SP + 1) \leftarrow H$ 格 式：

1	1	1	0	0	0	1	1
---	---	---	---	---	---	---	---

 E3

說 明：
 L 暫存器內含與 (SP) 所指之記憶位置內含互換。H 暫存器內含與 (SP + 1) 所指之記憶位置內含互換。

資料流程：



時 序：5 M 週期; 19 T 週期; 9.5 微秒 @ 2 MHz

定 址 法：暫存器間接

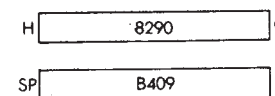
旗 號：

S	Z		H	P/V	N	C
---	---	--	---	-----	---	---

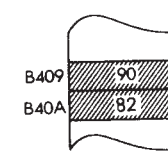
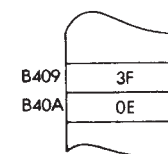
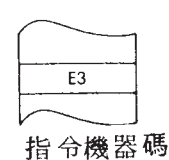
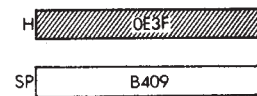
 (不受影響)

例 題：EX (SP), HL

執行前：



執行後：



EX (SP), IX IX 暫存器內含與堆疊頂端互換

功 能： (SP) \leftrightarrow IX 低；(SP + 1) \leftrightarrow IX 高

格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

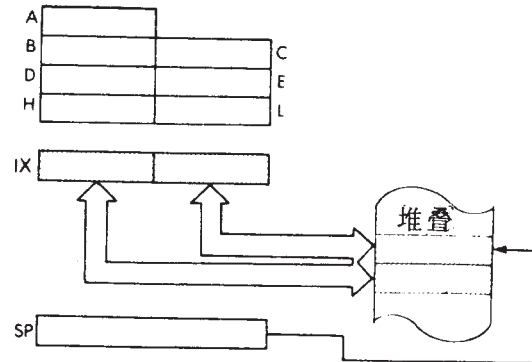
 第一位元組：DD

1	1	1	0	0	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：E3

說 明： IX 暫存器之低位元組與 SP 所指之記憶位置的內含互換。IX 暫存器之高位元組與堆疊頂端之第二位元組互換。

資料流程：



時 序： 6 M 週期；23 T 週期；11.5 微秒 @ 2 MHz

定 址 法： 暫存器間接

旗 號：

S	Z		H	P/V	N	C

 (不受影響)

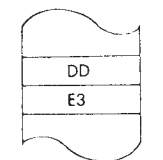
例 題： EX (SP), IX

執行前：

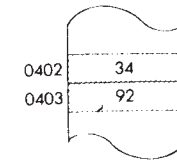
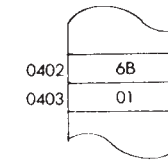
執行後：

IX 9234
SP 0402

IX 016B
SP 0402



指令機器碼



EX (SP), IY IY 內含與堆疊頂端互換

功 能：(SP) ↔ IY 低；(SP + 1) ↔ IY 高

格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

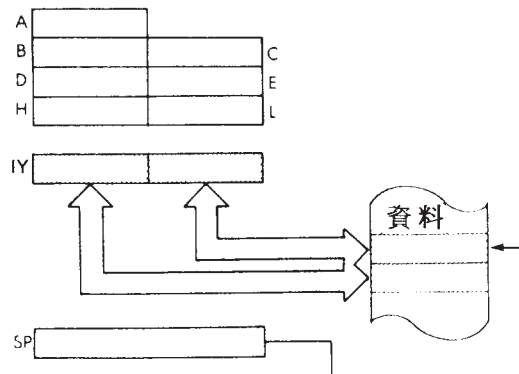
 第一元組：FD

1	1	1	0	0	0	1	1
---	---	---	---	---	---	---	---

 第二元組：E3

說 明：IY 暫存器之低位元組與堆疊頂端 (SP 指及記憶位置的內含) 互換。高位元組與堆疊頂端之次一位元組 (SP+1 指及之記憶位置的內含) 互換。

資料流程：



時 序：6 M 週期；23 T 週期；11.5 微秒 @ 2 MHz

定 址 法：暫存器間接

旗 號：

S	Z	H	P/V	N	C
---	---	---	-----	---	---

 (無影響)

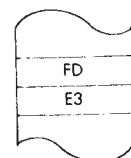
例 題：EX (SP), IY

執行前：

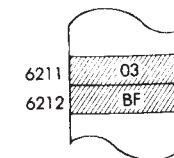
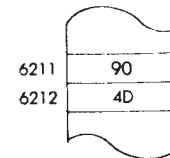
執行後：

IY BF03
SP 6211

IY 4D90
SP 6211



指令機器碼



EXX 兩組一般用途暫存器對調

功 能：BC ↔ BC'; DE ↔ DE'; HL ↔ HL'

格 式：

1	1	0	1	1	0	0	1
---	---	---	---	---	---	---	---

 D9

說 明：兩組一般用途暫存器之內含互換

資料流程：



時 序：1 M 週期; 4 T 週期; 2 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

S	Z		H	P/V	N	C

 (無影響)

例 題：EXX

執行前：

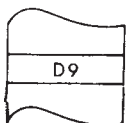
A	04	2B
B	39	26
D	54	02
H	F1	D0

執行後：

A	04	2B
B	8C	00
D	93	D0
H	4F	E3

A'	3F	2A
B'	8C	00
D'	93	D0
H'	4F	E3

A'	3F	2A
B'	39	26
D'	54	02
H'	F1	D0



指令機器碼

HALT CPU 暫停

功 能：CPU 暫停作業

格 式：

0	1	1	1	0	1	1	0
---	---	---	---	---	---	---	---

 76

說 明：CPU 暫停作業，並執行 NOP 指令，以持續記憶復新作業，插斷或重置信號使 CPU 脫離暫停狀態。

時 序：1 M 週期; 4 T 週期; 2 微秒 @ 2 MHz + 不定個 NOP

定 址 法：隱含

旗 號：

S	Z		H	P/V	N	C

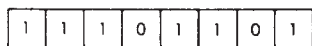
 (無影響)

IM 0

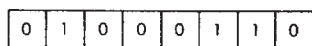
設定插斷作業型態 0

功 能： 內部插斷控制

格 式：



第一位元組：E D



第二位元組：46

說 明：

設定插斷型態 0。於此一型態，插斷設備可將一欲執行之指令塞入資料巴士。其中，第一位元組應發生於插斷認可週期內。

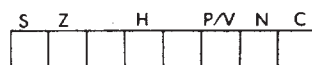
時 序：

2 M 週期；8 T 週期；4 微秒 @ 2 MHz

定 址 法：

隱含

旗 號：



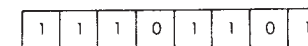
(無影響)

IM 1

設定插斷型態 1

功 能： 內部插斷控制

格 式：



第一位元組：E D

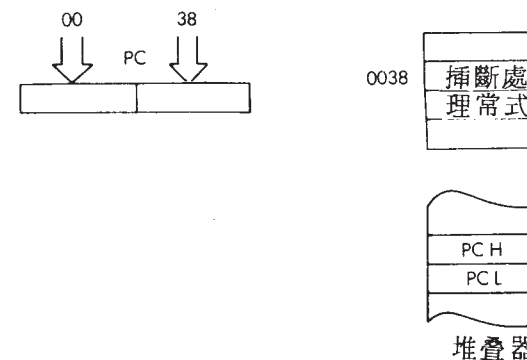


第二位元組：56

說 明：

設定插斷作業型態 1。當插斷發生時，微處理器將執行 RST 0038H 指令。

資料流程：



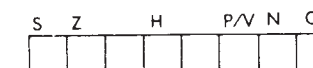
時 序：

2 M 週期；8 T 週期；4 微秒 @ 2 MHz

定 址 法：

隱含

旗 號：



(不受影響)

IM 2 設定第 2 插斷型態

功 能： 內 部 插 斷 控 制

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

0	1	0	1	1	1	1	0
---	---	---	---	---	---	---	---

 第二位元組：5E

說 明： 設定插斷型態 2。插斷發生時，週邊設備必須提供一位元組之資料，以作為低次位址。插斷向量位址之高次八位元則來自 I 暫存器。此合成位址用以從記憶器拿取一第 2 位址，以作為程式計數器之新內含。

時 序： 2 M 週期；8 T 週期；4 微秒 @ 2 MHz

定 址 法： 隱含

 旗 號：

S	Z	H	P/V	N	C

 (不受影響)
IN r, (C) 自 (C) 輸入口輸入至 r 暫存器功 能： $r \leftarrow (C)$

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

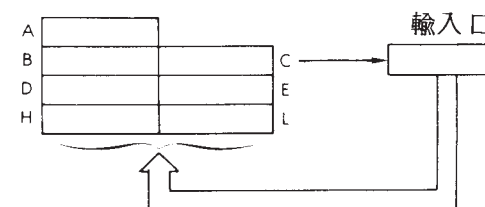
 第一位元組：ED

0	1					0	0
---	---	--	--	--	--	---	---

 第二位元組

說 明： C 暫存器所選取之週邊設備內含被讀取，並取入指定暫存器 r。C 提供位址之低次八位元，而 B 暫存器提供高次八位元。

資 料 流 程：



r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

時 序： 3 M 週期；12 T 週期；6 微秒 @ 2 MHz

定 址 法： 外部

運算碼第 2 位元組

r:	A	B	C	D	E	H	L
ED	78	40	48	50	58	60	68

旗 號：

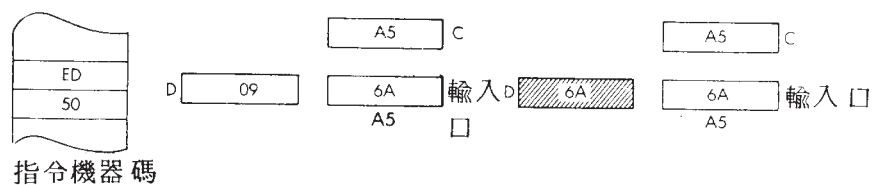


特別注意，IN r, (C) 影響旗號，但 IN A, (N) 却不。

例 題： IN D, (C)

執行前：

執行後：

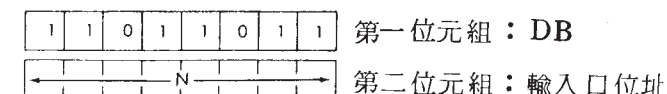


IN A, (N)

自輸入口 N 取入累加器

功 能： $A \leftarrow (N)$

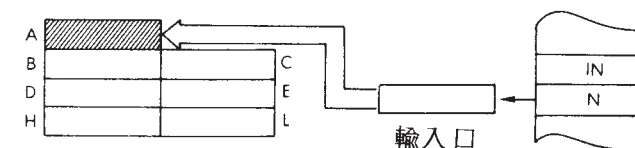
格 式：



說 明：

週邊設備 N 被讀取，結果取入累加器。定數 N 被置於位址巴士之 A0 至 A7。累加器 A 則供應 A8 至 A15。

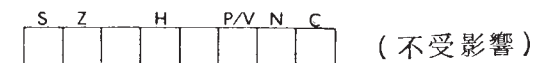
資料流程：



時 序： 3 M 週期；11 T 週期；5.5 微秒 @ 2 MHz

定 址 法： 外部

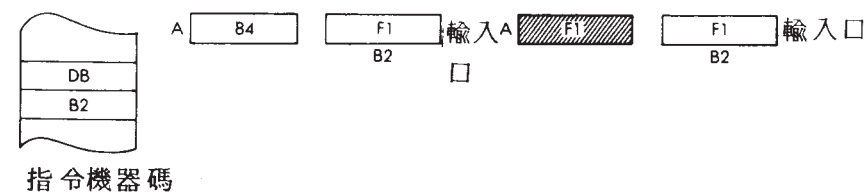
旗 號：



例 題： IN A, (B2)

執行前：

執行後：



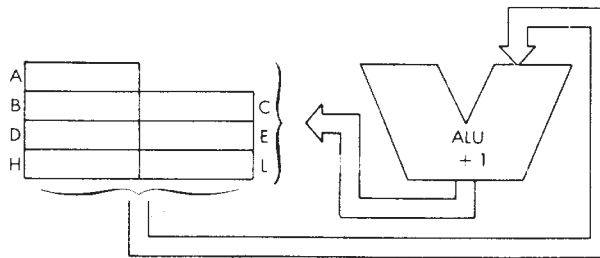
INC r 暫存器 r 之內含值加一功 能： $r \leftarrow r + 1$ 格 式：

0	0	$\leftarrow r \rightarrow$	1	0	0
---	---	----------------------------	---	---	---

說 明：指定之暫存器的內含加一，其中 r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程：



時 序：1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：隱含

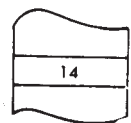
運 算 碼：

r:	A	B	C	D	E	H	L
	3C	04	0C	14	1C	24	2C

旗 號：

S	Z		H	P/V	N	C
●	●		●	●	○	

例 題：INC D



指令機器碼

執行前：	執行後：		
D <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>06</td></tr></table>	06	D <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>07</td></tr></table>	07
06			
07			

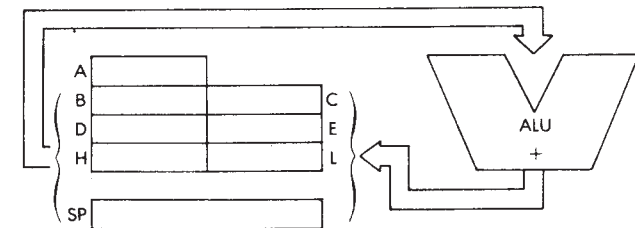
INC rr rr 暫存器對內含加一功 能： $rr \leftarrow rr + 1$ 格 式：

0	0	r	r	0	0	1	1
---	---	---	---	---	---	---	---

說 明：指定暫存器對 rr 之內含加一，結果存回原暫存器對。rr 可為下列任一者：

BC - 00	HL - 10
DE - 01	SP - 11

資料流程：



時 序：1 M 週期；6 T 週期；3 微秒 @ 2 MHz

定 址 法：隱含

運 算 碼：

rr:	BC	DE	HL	SP
	03	13	23	33

旗 號：

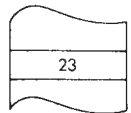
S	Z		H	P/V	N	C

 (不受影響)

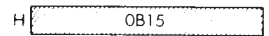
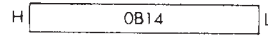
例 題：INC HL

執行前：

執行後：



指令機器碼



INC (HL)

(HL) 暫存器間接定址選取之記憶位置的內含加一。

功 能：(HL) ← (HL) + 1

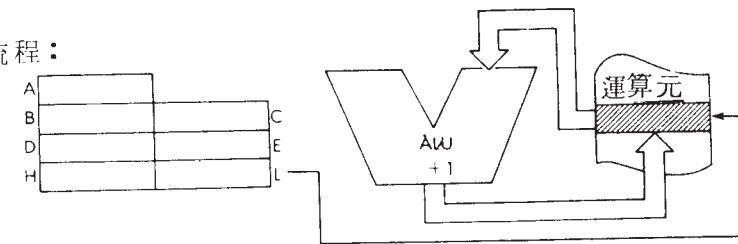
格 式：

0	0	1	1	0	1	0	0
---	---	---	---	---	---	---	---

 34

說 明：HL 暫存器對所選取之記憶位置的內含被加一，結果存回原處。

資料流程：



時 序：3 M 週期；11 T 週期；5.5 微秒 @ 2 MHz

定 址 法：暫存器間接

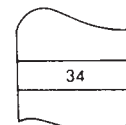
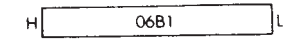
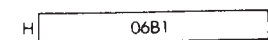
旗 號：

S	Z		H	P/V	N	C
●	●		●	●	○	

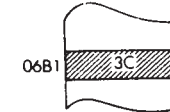
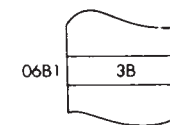
例 題：INC (HL)

執行前：

執行後：



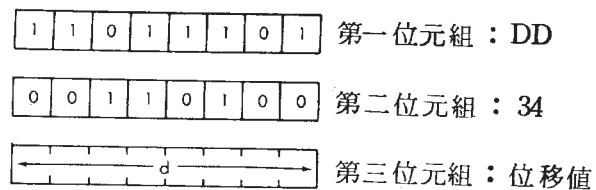
指令機器碼



INC (IX + d) (IX + d) 索引定址所選取記憶位置的內含加一。

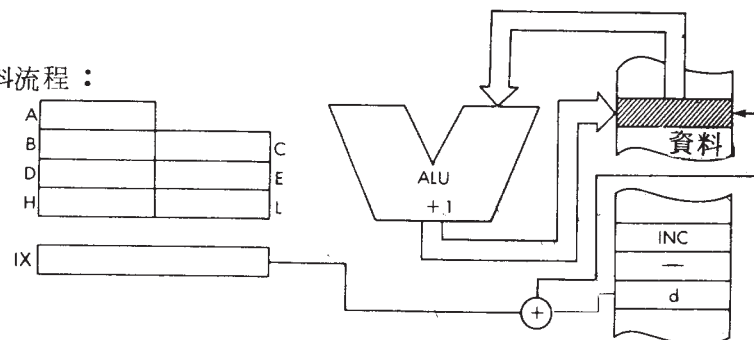
功 能： $(IX + d) \leftarrow (IX + d) + 1$

格 式：



說 明： IX 暫存器內含加位移值所選取之記憶位置的內含加一，結果存回原處。

資料流程：



時 序： 6 M 週期；23 T 週期；11.5 微秒 @ 2 MHz

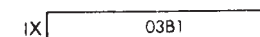
定 址 法： 索引

旗 號：

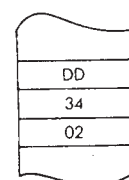
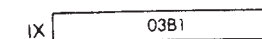


例 題： INC (IX + 2)

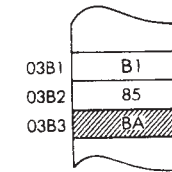
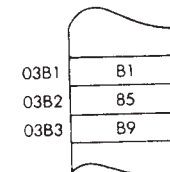
執行前：



執行後：



指令機器碼



INC (IY + d) (IY + d) 索引定址選取之記憶位置的內含加一。

功 能 : $(IY + d) \leftarrow (IY + d) + 1$

格 式 :

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組 : FD

0	0	1	1	0	1	0	0
---	---	---	---	---	---	---	---

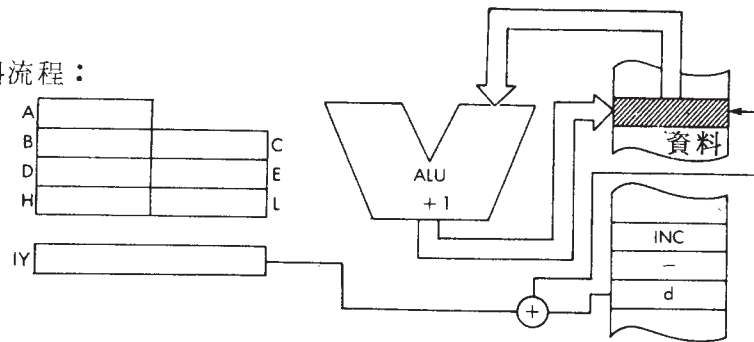
 第二位元組 : 34

← d →							
-------	--	--	--	--	--	--	--

 第三位元組 : 位移值

說 明 : IY 暫存器內含加位移值所選取之記憶位置的內含加一，結果存回原記憶位置。

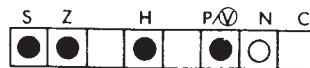
資料流程 :



時 序 : 6 M 週期 ; 23 T 週期 ; 11.5 微秒 @ 2 MHz

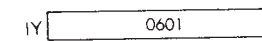
定 址 法 : 索引

旗 號 :

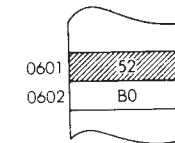
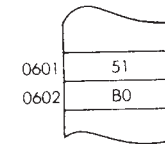
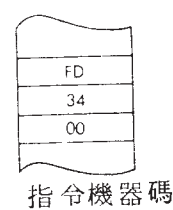
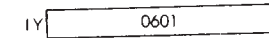


例 題 : INC (IY + 0)

執行前 :



執行後 :



INC IX IX暫存器內含加一功 能： $IX \leftarrow IX + 1$ 格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

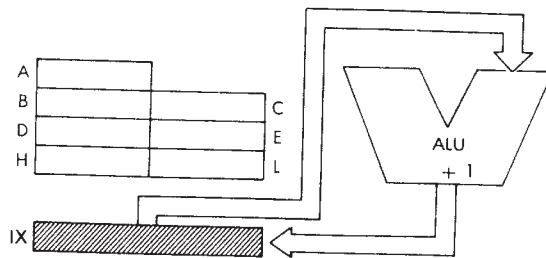
 第一位元組：DD

0	0	1	0	0	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：23

說 明：IX暫存器內含加一，結果存回 IX

資料流程：



時 序：2 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法：隱含

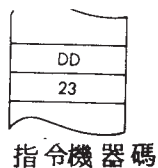
旗 號：

S	Z	H	P/V	N	C

 (不受影響)

例 題：INC IX

執行前：執行後：

**INC IY** IY暫存器內含加一功 能： $IY \leftarrow IY + 1$ 格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

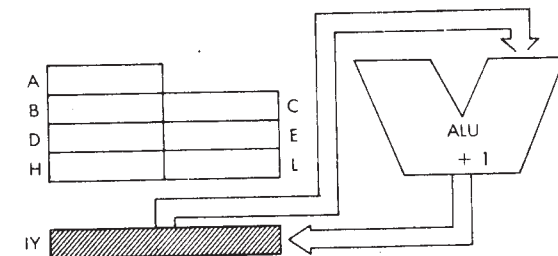
 第一位元組：FD

0	0	1	0	0	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：23

說 明：IY暫存器之內含加一，結果再存回 IY。

資料流程：



時 序：2 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

S	Z	H	P/V	N	C

 (無影響)

例 題：INC IY

執行前：執行後：

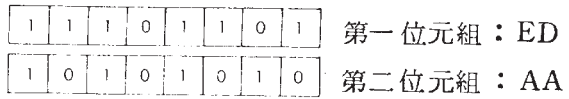


IND

輸入帶減一

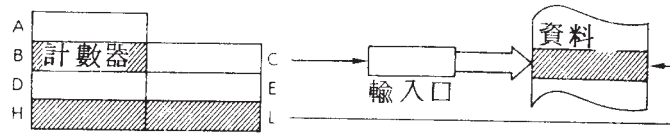
功 能： $(HL) \leftarrow (C); B \leftarrow B - 1; HL \leftarrow HL - 1$

格式：



說明：C暫存器所選取之週邊設備被讀取，結果存入HL暫存器對所選取之記憶位置。然後，B暫存器與HL暫存器對內含各減一。

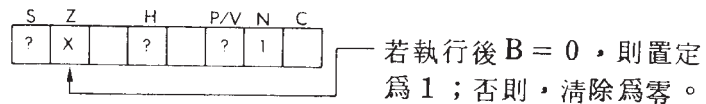
資料流程：



時序： 4 M 週期; 16 T 週期; 8 微秒 @ 2 MHz

定址法：外部

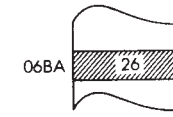
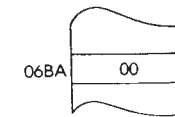
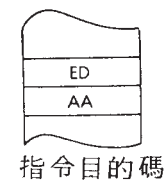
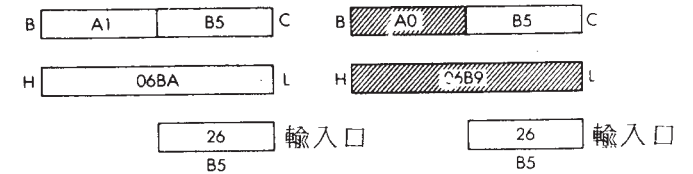
旗號：



例題： IND

執行前：

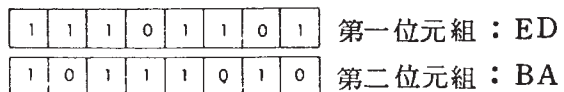
執行後：



INDR 整批輸入帶減一

功 能： $(HL) \leftarrow (C)$; $B \leftarrow B - 1$; $HL \leftarrow HL - 1$
 一直重複至 $B = 0$

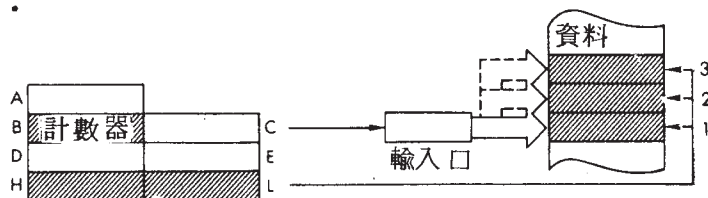
格 式：



說 明：

C 暫存器選取之週邊設備被讀取，結果存入 HL 暫存器對選取之記憶位置。B 暫存器與 HL 暫存器對內含各減一。若 B 內含不為零，則程式計數器內含減 2，指令再被執行。

資料流程：



時 序： $B = 0$: 4 M 週期; 16 T 週期; 8 微秒 @ 2 MHz.
 $B \neq 0$: 5 M 週期; 21 T 週期; 10.5 微秒 @ 2 MHz.

定 址 法： 外部

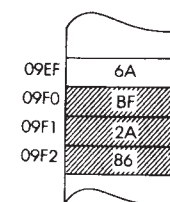
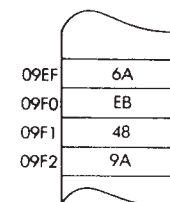
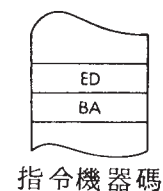
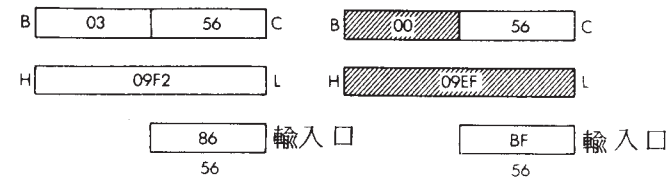
旗 號：

S	Z		H	P/V	N	C
?	1		?	?	1	

例 題： INDR

執行前：

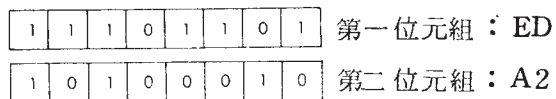
執行後：



INI 輸入帶加一

功 能： $(HL) \leftarrow (C); B \leftarrow B - 1; HL \leftarrow HL + 1$

格 式：

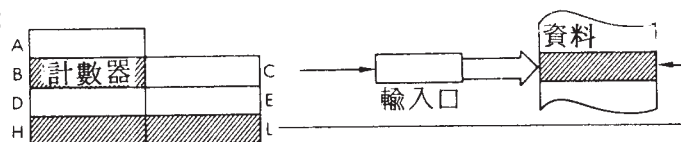


說 明：

C 暫存器選取之週邊設備被讀取，結果存入 HL 暫存器對選取之記憶位置。B 暫存器與 HL 暫存器對之內含然後分別減一與加一。

C 暫存器內含置於位址巴士之下半部。B 暫存器內含則置於上半部。I/O 選取通常由 C (亦即 A0 至 A7) 達成，B 為位元組計數器。

資料流程：



時 序：4 M 週期；16 T 週期；8 微秒 @ 2 MHz

定 址 法：外部

旗 號：

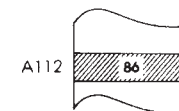
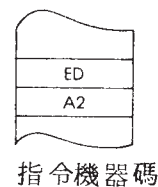
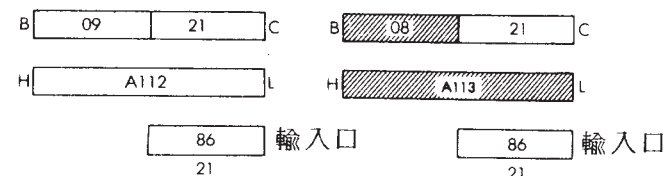
S	Z		H	P/V	N	C
?	X		?	?	1	

若執行後 $B = 0$ ，則 Z 置定為 1；否則清除為 0。

例 題：INI

執行前：

執行後：

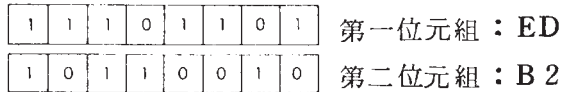


INIR

整批輸入附加一

功 能： (HL) \leftarrow (C); B \leftarrow B - 1; HL \leftarrow HL + 1; 一直重複至 B = 0

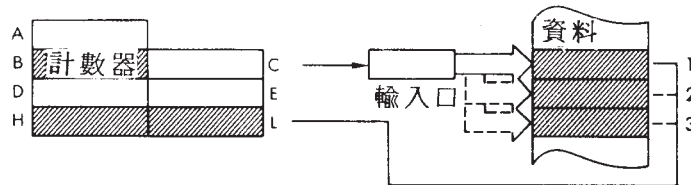
格 式：



說 明：

C 暫存器選取之週邊設備被讀取，結果存入 HL 暫存器對所選取之記憶位置。B 暫存器之值然後減一，HL 之值加一。若 B 不為零，程式計數器內含減 2，指令再被執行。

資料流程：



時 序： B = 0: 4 M 週期; 16 T states; 8 微秒 @ 2 MHz.
B \neq 0: 5 M 週期; 21 T states; 10.5 微秒 @ 2 MHz.

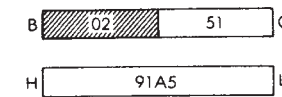
定 址 法：外部

旗 號

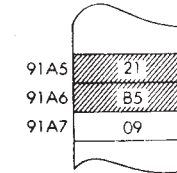
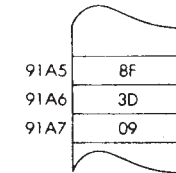
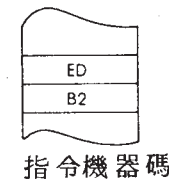
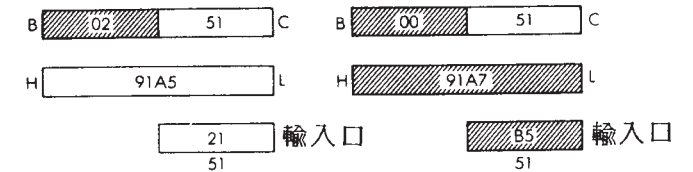
S	Z	H	P/V	N	C
?	1	?	?	1	

例 題：INIR

執行前：



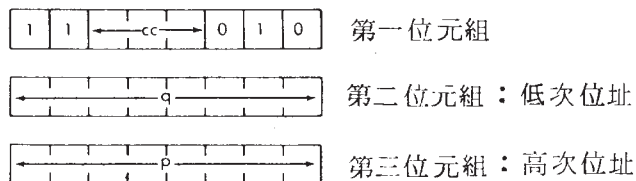
執行後：



JP cc, pq 條件跳越至 pq 之位置

功 能： 若 cc 成立： $PC \leftarrow pq$

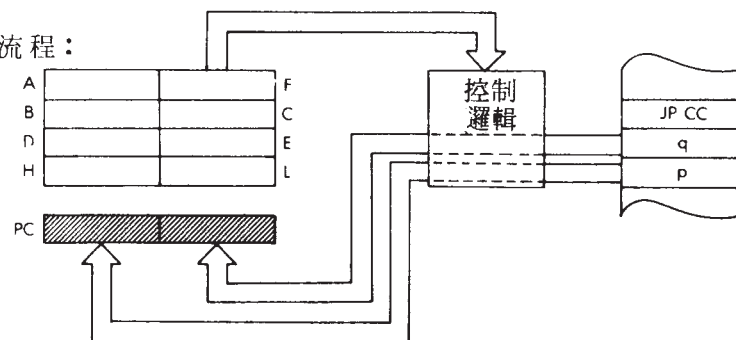
格 式：



說 明： 若所述條件成立，則緊接運算碼後之兩位元組被
 取入程式計數器（第一位元組存入 PC 之低次八
 位元）。若條件不成立，則位址 pq 被忽略。條
 件 cc 可為下列任一者：

NZ - 000	非零
Z - 001	零
NC - 010	無進位
C - 011	有進位
PO - 100	奇極性
PE - 101	偶極性
P - 110	正值
M - 111	負值

資料流程：



時 序： 3 M 週期；10 T 週期；5 微秒@ 2 MHz

定 址 法： 立即

運 算 碼： CC

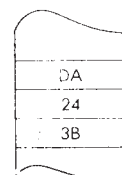
NZ	Z	NC	C	PO	PE	P	M
C2	CA	D2	DA	E2	EA	F2	FA

旗 號： S Z H P/V N C (無影響)

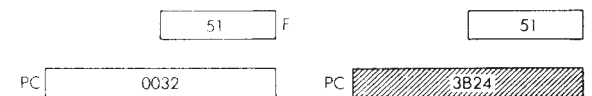
例 題： JP C, 3B24

執行前：

執行後：



目的碼



JP (IX) 跳至 IX 所指之位置

功 能：PC ← IX

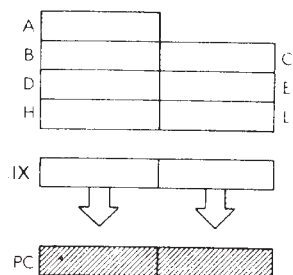
格 式：

1	1	0	1	1	1	0	1
1	1	1	0	1	0	0	1

 第一位元組：DD
 第二位元組：E9

說 明：IX 暫存器之內含被取入程式計數器。次一被取出之指令即來自此一新位址。

資料流程：



時 序：2 M 週期；8 T 週期；4 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

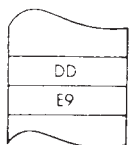
S	Z	H	P/V	N	C

 (不受影響)

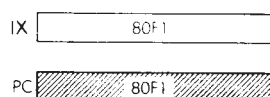
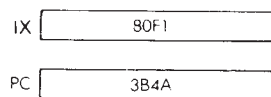
例 題：JP (IX)

執行前：

執行後：



指令機器碼

**JP (IY)**

功 能：

跳至 IY 所指之位置

PC ← IY

格 式：

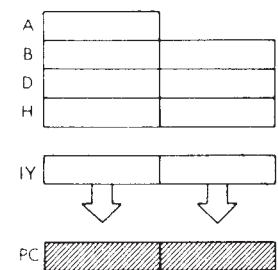
1	1	1	1	1	1	0	1
1	1	1	0	1	0	0	1

 第一位元組：FD
 第二位元組：E9

說 明：

IY 暫存器之內含被抄入程式計數器。使次一被執行之指令來自此一新位址。

資料流程：



時 序：

2 M 週期；8 T 週期；4 微秒 @ 2 MHz

定 址 法：

隱含

旗 號：

S	Z	H	P/V	N	C

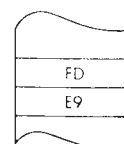
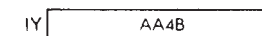
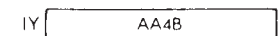
 (不受影響)

例 題：

JP (IY)

執行前：

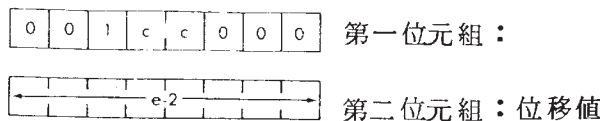
執行後：



指令機器碼

JR cc, e 條件式相對跳越功 能： 若 **cc** 成立, $PC \leftarrow PC + e$

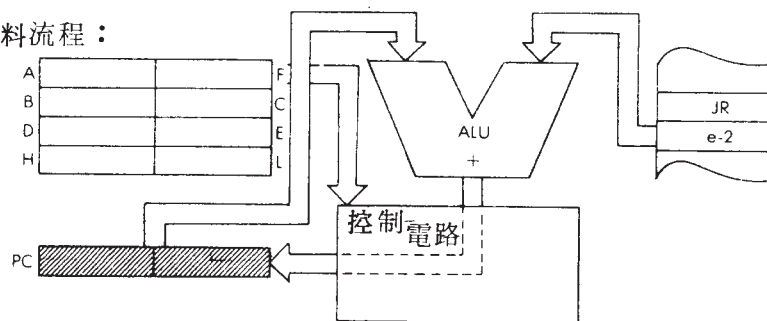
格 式：



說 明： 若所列條件滿足，則已知位移值以 2 補數算術加至程式計數器，故控制能往前或往後跳。由於位移值實際加上 $PC + 2$ ，故真正有效位移為 -126 至 $+129$ 個位元組，在產生十六進碼時，組譯程式會自動將位移值減 2。若條件不滿足，則位移值被忽略，指令繼續依序執行。條件 **cc**

可為： NZ - 00 NC - 10
 Z - 01 C - 11

資料流程：



時 序：

	M週期：	T週期：	微秒 @ 2 MHz:
條件滿足	3	12	6
條件不滿足	2	7	3.5

定 址 法： 立即

運 算 碼：

cc:	NZ	Z	NC	C
	20	28	30	38

旗 號：

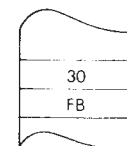
S	Z	H	P/V	N	C

(不受影響)

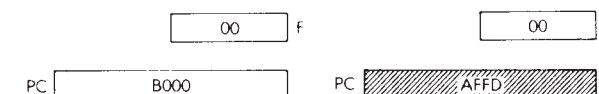
例 題： JR NC, \$ - 3 \$ = 現有 PC 值

執行前：

執行後：



指令機器碼



JR e 無條件相對跳越功 能： $PC \leftarrow PC + e$

格 式：

0	0	0	1	1	0	0	0
---	---	---	---	---	---	---	---

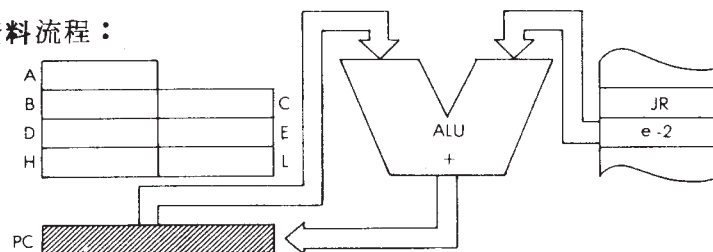
 第一位元組：18

← e-2 →							
---------	--	--	--	--	--	--	--

 第二位元組：位移值

說 明：指令所給位移值以 2 補數算術加至程式計數器內含。致控制能往前或往後跳。跳越後，位移值加至 $PC + 2$ 之值。是以，有效位移為 -126 至 +129 位元組。組譯程式會自動將原始位移值減 2，以產生十六進碼。

資料流程：



時 序：3 M 週期；12 T 週期；6 微秒 @ 2 MHz

定 址 法：立即

旗 號：

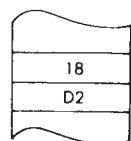
S	Z	H	P/V	N	C
---	---	---	-----	---	---

 (不受影響)

例 題：JR D4

執行前：

執行後：



指令機器碼

PC B100

PC B0D4

LD dd, (nn) 自 nn 之記憶位置取入 dd 暫存器對功 能： $dd \text{ 低} \leftarrow (nn); dd \text{ 高} \leftarrow (nn + 1)$

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

0	1	d	d	1	0	1	1
---	---	---	---	---	---	---	---

 第二位元組

← n →							
-------	--	--	--	--	--	--	--

 第三位元組：低次位址

← n →							
-------	--	--	--	--	--	--	--

 第四位元組：高次位址

說 明：位址 nn 之記憶位置的內含取入 dd 暫存器對之低次八位元。其次一緊接位置內含取入 dd 之高次八位元。dd 可為下列任一者：

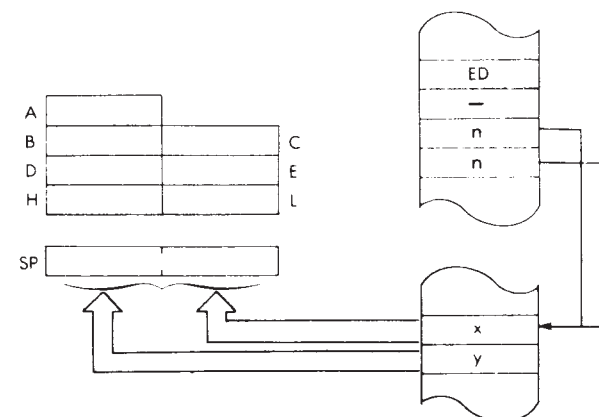
BC - 00

HL - 10

DE - 01

SP - 11

資料流程：



時序： 6 M 週期；20 T 週期；10 微秒@ 2 MHz

定址法： 直接

運算碼：第 2 位元組：

BC	DE	HL	SP
4B	5B	6B	7B

旗號：

S	Z	H	P/V	N	C

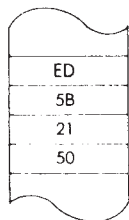
 (不受影響)

例題： LD DE, (5021)

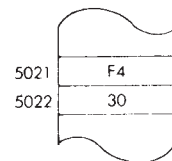
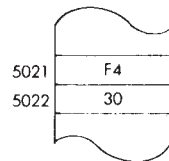
執行前：

執行後：

D DBE2 E D 30F4 E



指令機器碼



LD dd, nn

功能：

格式：

立即數據 nn 取入 dd 暫存器對

$dd \leftarrow nn$

0	0	d	d	0	0	0	1
---	---	---	---	---	---	---	---

 第一位元組

← n →							
-------	--	--	--	--	--	--	--

 第二位元組：
低次立即數據

← n →							
-------	--	--	--	--	--	--	--

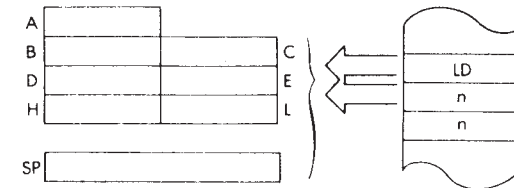
 第三位元組：
高次立即數據

說明：緊接運算碼後之兩記憶位置的內含取入 dd 暫存器對。緊接運算碼之位元組存於低次八位元。

dd 可為下列任一者：

BC - 00 HL - 10
DE - 01 SP - 11

資料流程：



時序： 3 M 週期；10 T 週期；5 微秒@ 2 MHz

定址法： 立即

運算碼：

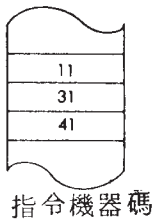
BC	DE	HL	SP
01	11	21	31

旗號：

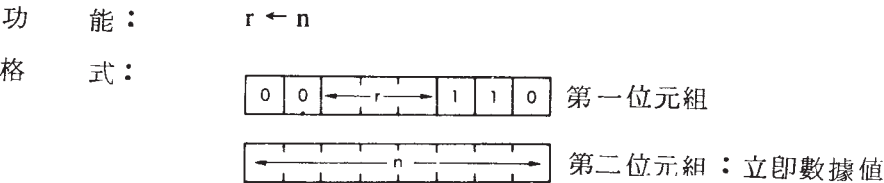
S	Z	H	P/V	N	C

 (無影響)

例 題： LD DE, 4131

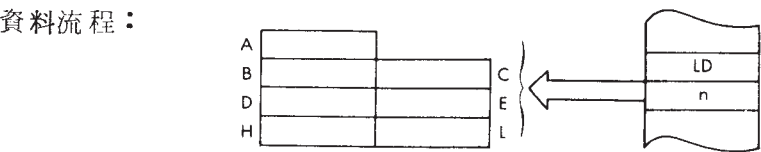


LD r, n 立即數據 n 取入 r 暫存器



說 明： 緊接運算碼後之記憶位置的內含被取入 r 暫存器。r 可為下列任一者。

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

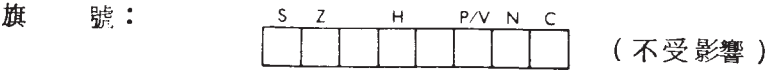


時 序： 2 M 週期；7 T 週期；3.5 微秒 @ 2 MHz

定 址 法： 立即

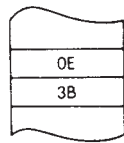
運 算 碼：

r: A B C D E H L						
3E	06	0E	16	1E	26	2E



例題：LD C, 3B

執行前：執行後：



指令機器碼

C 01

C 3B

LD r, r'

自 r' 暫存器取入 r 暫存器

功 能：

 $r \leftarrow r'$

格 式：

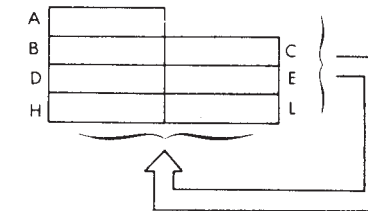


說 明：

來源暫存器 r' 之內含被抄入目的暫存器 r 。
 r 與 r' 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程：



時 序：

1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：

隱含

運 算 碼：

A B C D E H L (來源)

A	7F	78	79	7A	7B	7C	7D
B	47	40	41	42	43	44	45
C	4F	48	49	4A	4B	4C	4D
D	57	50	51	52	53	54	55
E	4F	58	59	5A	5B	5C	5D
H	67	60	61	62	63	64	65
L	6F	68	69	6A	6B	6C	6D

(目的)

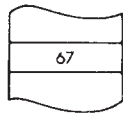
旗 號：

S	Z		H	P/V	N	C

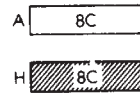
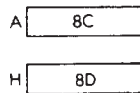
(不受影響)

例題：LD H, A

執行前：執行後：



指令機器碼

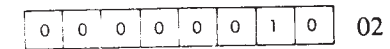


LD (BC), A

累加器內含存至BC間接選取之記憶位置

功能：(BC) ← A

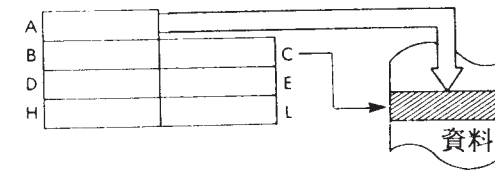
格式：



說明：

累加器內含存至BC暫存器對內含所選取之記憶位置。

資料流程：



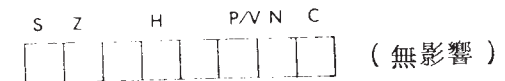
時序：

2 M 週期; 7 T 週期; 3.5 微秒 @ 2 MHz

定址法：

間接

旗號：



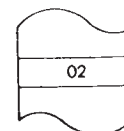
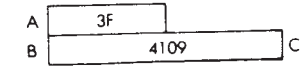
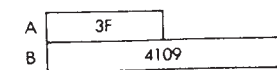
(無影響)

例題：

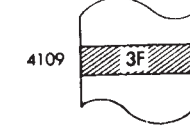
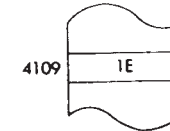
LD (BC), A

執行前：

執行後：



指令機器碼



LD (DE), A 自累加器取自 (DE) 間接選取之記憶位置

功 能： (DE) ← A

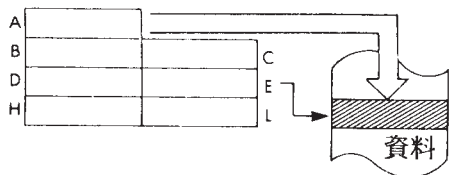
格 式：

0	0	0	1	0	0	1	0
---	---	---	---	---	---	---	---

 12

說 明： 累加器內含存在 DE 暫存器對內含所選取之記憶位置。

資料流程：



時 序： 2 M 週期；7 T 週期；3.5 微秒 @ 2 MHz

定 址 法： 暫存器間接

旗 號：

S	Z	H	P/V	N	C
---	---	---	-----	---	---

 (不受影響)

例 題： LD (DE), A

執行前：

A

ED

D

0392

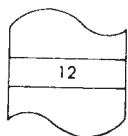
執行後：

A

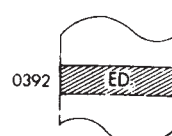
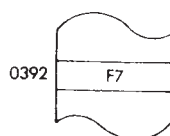
ED

D

0392



指令機器碼



LD (HL), n

立即數據 n 存至 (HL) 間接選取之記憶位置

功 能： (HL) ← n

格 式：

0	0	1	1	0	1	1	0
---	---	---	---	---	---	---	---

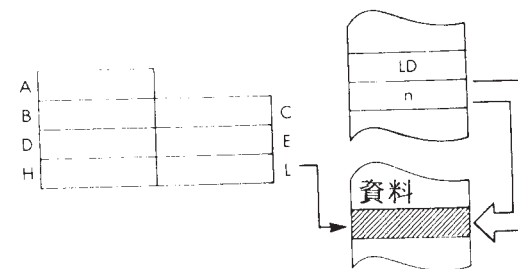
 第一位元組：36

←	1	1	1	1	1	1	1	→
---	---	---	---	---	---	---	---	---

 第二位元組：立即數據

說 明： 緊接運算碼後之記憶位置的內含，被存至 HL 暫存器對內含所間接選取之記憶位置。

資料流程：



時 序： 3 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法： 立即 / 間接

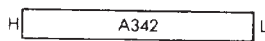
旗 號：

S	Z	H	P/V	N	C
---	---	---	-----	---	---

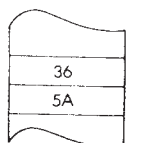
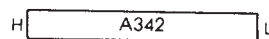
 (不受影響)

例 題： LD (HL), 5A

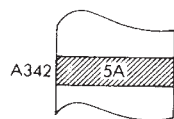
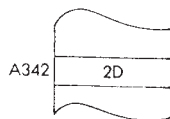
執行前：



執行後：



指令機器碼



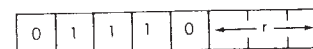
LD (HL), r

r 暫存器內含存至 (HL) 間接選取之記憶位置

功 能：

(HL) ← r

格 式：



說 明：

r 暫存器之內含存至 HL 暫存器對所指之記憶位置。其中，r 可為下列任一者：

A - 111

E - 011

B - 000

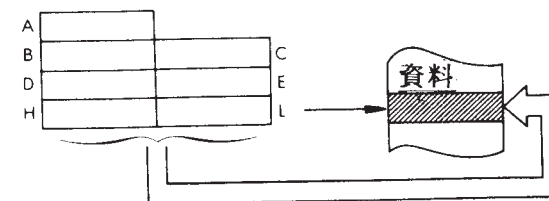
H - 100

C - 001

L - 101

D - 010

資料流程：



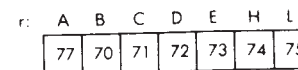
時 序：

2 M 週期；7 T 週期；3.5 微秒 @ 2 MHz

定 址 法：

間接

運 算 碼：



旗 號：

S	Z		H		P/V	N	C

 (不受影響)

例 題： LD (HL), B

執行前：

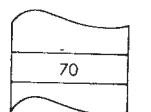
B 81

H C501 L

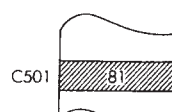
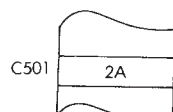
執行後：

B 81

H C501 L



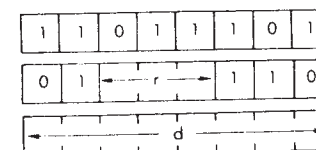
指令機器碼



LD r, (IX + d) (IX + d) 索引選取之記憶位置的內含，取入 r 暫存器。

功 能： $r \leftarrow (IX + d)$

格 式：



第一位元組：DD

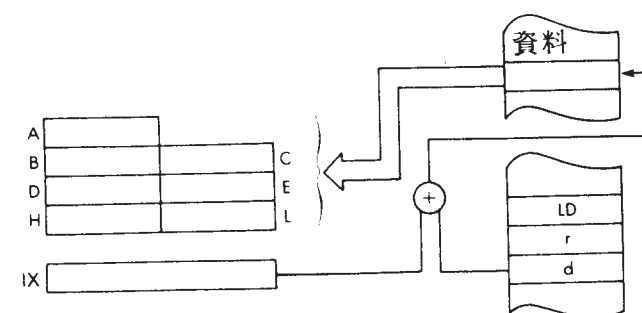
第二位元組

第三位元組：位移值

說 明： 索引暫存器 IX 內含加位移值所選取之記憶位置的內含，取入 r 暫存器。r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程：



時 序： 5 M 週期；19 T 週期；9.5 微秒 @ 2 MHz

定 址 法： 索引

運 算 碼：

r:	A	B	C	D	E	H	L
DD-	7E	46	4E	56	5E	66	6E

旗 號：

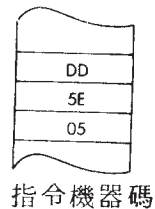
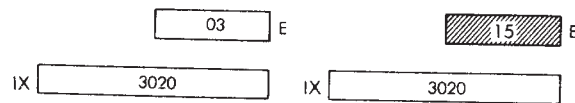
S	Z		H		P/V	N	C

 (不受影響)

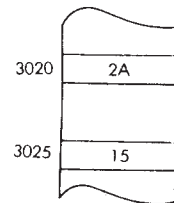
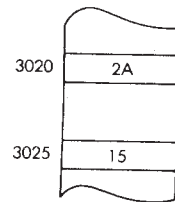
例 題： LD E, (IX + 5)

執行前：

執行後：



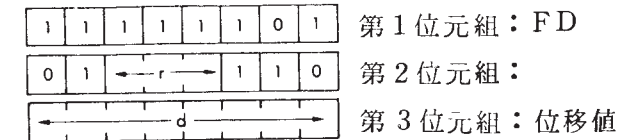
指令機器碼



LD r, (IY + d) (IY + d) 索引選取之記憶位置的內含取入 r 暫存器。

功 能： $r \leftarrow (IY + d)$

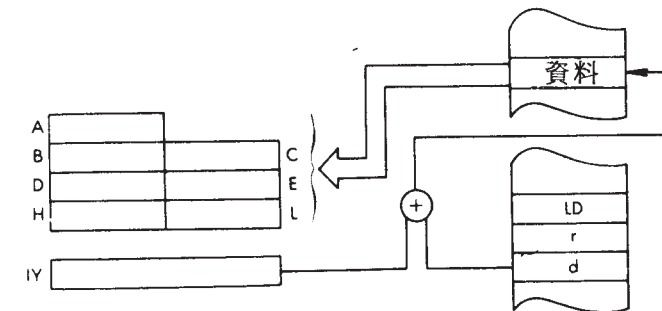
指令格式：



說 明： IY 索引暫存器內含加位移值所選取之記憶位置的內含，取入 r 暫存器。r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程

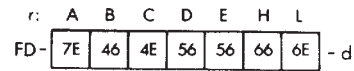


時 序： 5 M 週期，19 T 週期；9.5 微秒 @ 2 MHz

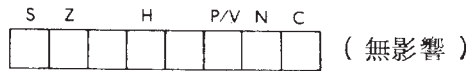
定 址 法： 索引

運算碼

第二位元組：



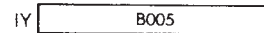
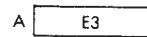
旗號：



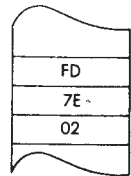
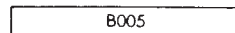
例題：

LD A, (IX + 2)

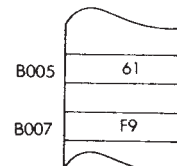
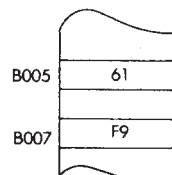
執行前：



執行後：



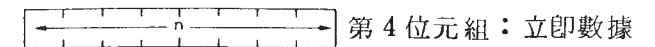
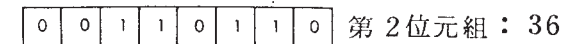
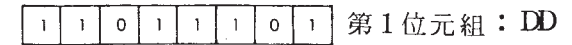
指令機器碼

**LD (IX + d), n** 立即數據 n 存至 (IX + d) 索引選取之記憶位置

功 能：

 $(IX + d) \leftarrow n$

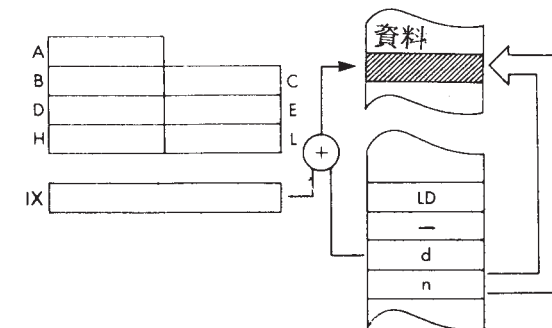
指令格式：



說 明：

緊接運算碼後之立即數據，被傳至 IX 暫存器內含加位移值所選取之記憶位置。

資料流程：



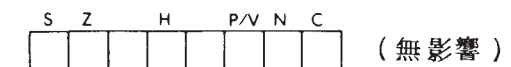
時 序：

5 M 週期；19 T 週期；9.5 微秒 @ 2 MHz

位址碼：

索引 / 立即

旗 號：



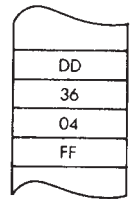
例 題： LD (IX + 4), FF

執行前：

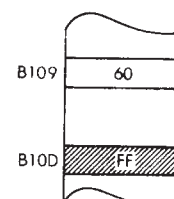
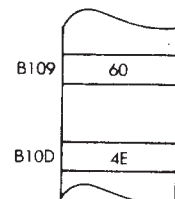
執行後：

IX B109

IX B109



指令機器碼



LD (IY + d), n 立即數據 n 存至 (IY+d) 索引定址 選取之記憶位置。

功 能： $(IY + d) \leftarrow n$

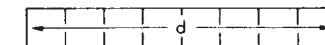
指令格式：



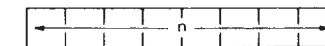
第 1 位元組：FD



第 2 位元組：36



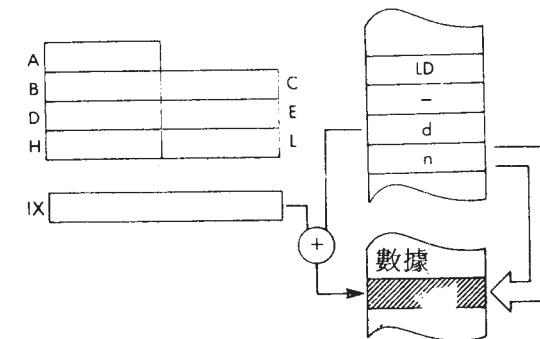
第 3 位元組：位移值



第 4 位元組：立即數據

說 明：緊接運算碼後之記憶位置的內含，被存在 IY 索引暫存器加位移值所選取之記憶位置。

資料流程：



時 序： 5 M 週期；19 T 週期；9.5 微秒 @ 2 MHz

定 址 法： 索引 / 立即

旗 號：

S	Z	H	P/V	N	C

 (無影響)

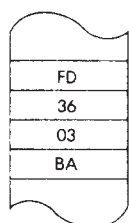
例 題： LD (IY + 3), BA

執行前：

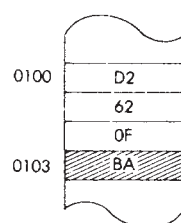
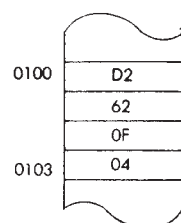
執行後：

IY 0100

IY 0100



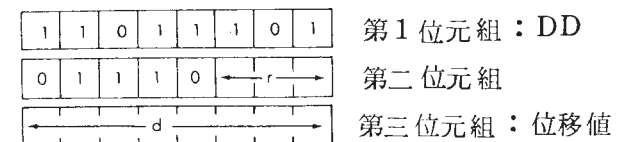
指令機器碼



LD (IX + d), r r 暫存器內含存至 (IX + d) 選取之記憶位置

功 能： (IX + d) ← r

格 式：

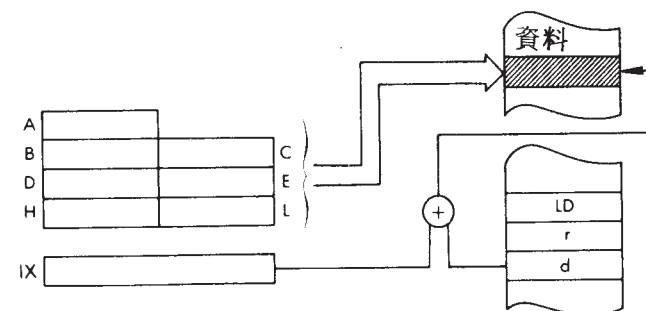


說 明

r 暫存器內含存至索引暫存器內含加位移值所選取之記憶位置。r 可為下列任一者：

- | | |
|---------|---------|
| A - 111 | E - 011 |
| B - 000 | H - 100 |
| C - 001 | L - 101 |
| D - 010 | |

資料流程：



時 序： 5 M 週期；19 T 週期；9.5 微秒 @ 2 MHz

定址法：索引

運算碼
第二位元組：DD-

A	B	C	D	E	H	L
77	70	71	72	73	74	75

 - d

旗號：

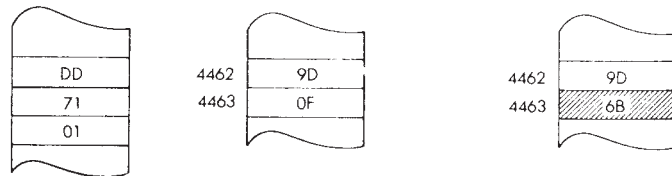
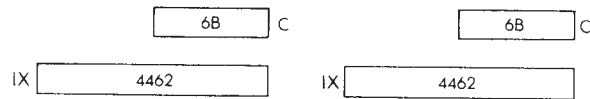
S	Z		H	P/V	N	C

 (不受影響)

例題：LD (IX + 1), C

執行前：

執行後：

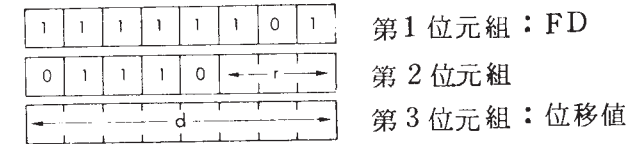


指令機器碼

LD (IY + d), r r 暫存器內含存至 (IY + d) 選取之位置

功 能：(IY + d) ← r

格 式：

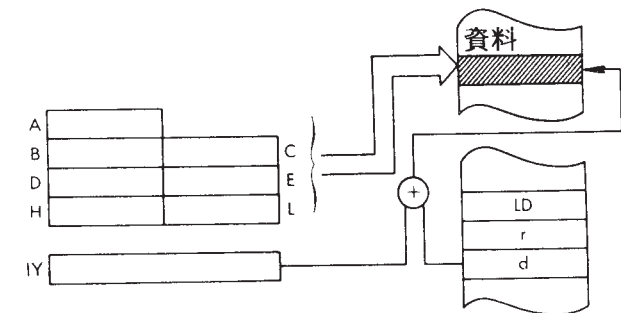


說 明：

被指明之暫存器的內含存至 IY 暫存器內含加位移值所選取之記憶位置。r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程：



時 序：5 M 週期；19 T 週期；9.5 微秒 @ 2 MHz

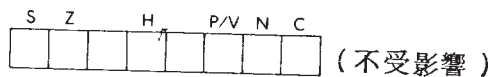
定址法：索引

運算碼
第二位元組：FD-

A	B	C	D	E	H	L
77	70	71	72	73	74	75

 - d

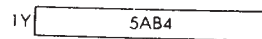
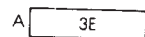
旗 號：



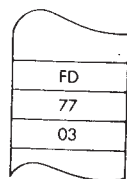
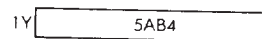
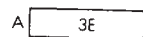
例 題：

LD (IY + 3), A

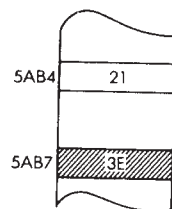
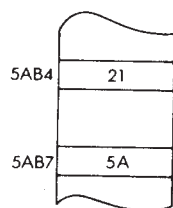
執行前：



執行後：



指令機器碼

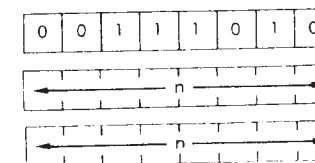
**LD A, (nn)**

自位址 nn 之記憶位置取入累加器

功 能：

 $A \leftarrow (nn)$

指令格式：



第 1 位元組：3A

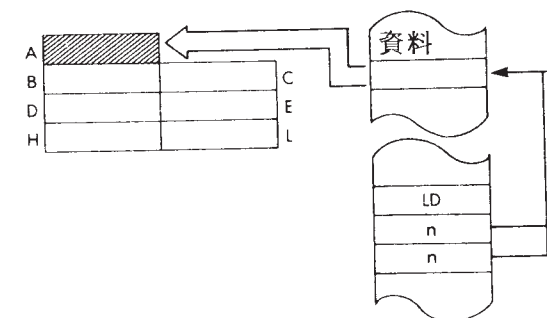
第 2 位元組：位址低次八位元

第 3 位元組：位址高次八位元

說 明：

緊接運算碼之兩位元組所選取之記憶位置的內含，被抄入累加器 A。運算碼後緊接先為位址之低次位元組；後為位址之高次位元組。

資料流程：



時 序：

4 M 週期；13 T 週期；6.5 微秒 @ 2 MHz

定 址 法：

直接

旗 號：

S	Z		H		P/V	N	C

 (不受影響)

例 題： LD A, (3301)

執行前：

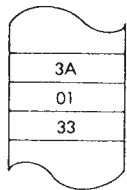
A

0A

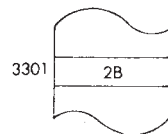
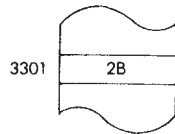
執行後：

A

2B



指令運算碼

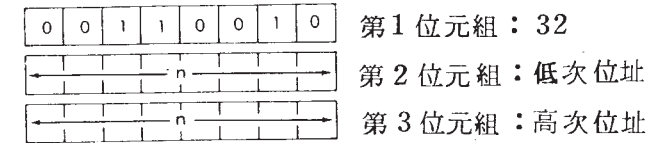


LD (nn), A

累加器內含存至位址 nn 之記憶位置

功 能： (nn) ← A

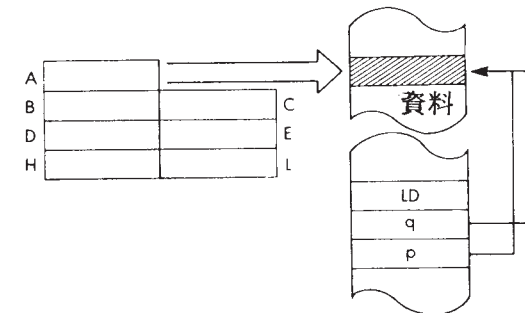
格 式：



說 明：

累加器內含存至位址 nn 之記憶位置。位址 nn 即為緊接運算碼後之連續兩個位元組。低次位元組在前。

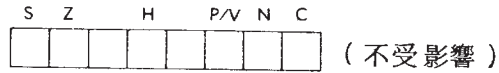
資料流程：



時 序： 4 M 週期；13 T 週期；6.5 微秒@ 2 MHz

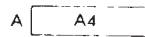
定 址 法： 直接

旗 號：

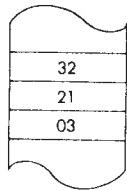
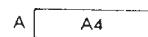


例 題： LD (0321), A

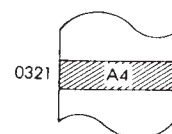
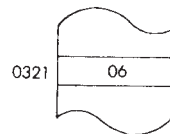
執行前：



執行後：



指令機器碼



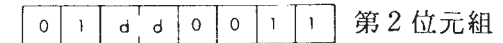
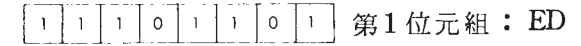
LD (nn), dd

dd 暫存器對內含存至位址 nn 之記憶位置

功 能：

 $(nn) \leftarrow dd_{\text{低}}; (nn + 1) \leftarrow dd_{\text{高}}$

格 式：



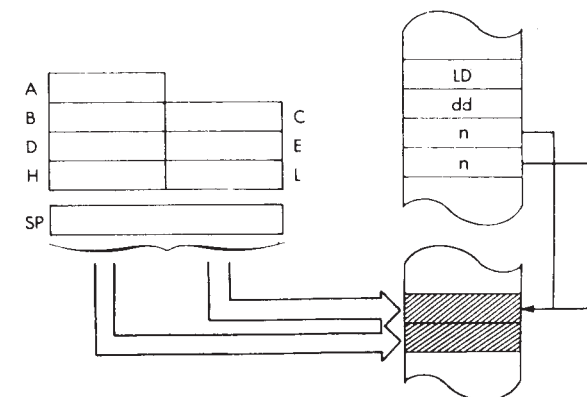
說 明：

指明暫存器對之低次位元組存至位址 nn 之記憶位置，而高次位元組存至位址 nn + 1 之記憶位置。dd 暫存器對可為下列任一者：

BC - 00
DE - 01

HL - 10
SP - 11

資料流程：



時序： 6 M 週期；20 T 週期；10 微秒 @ 2 MHz

定址法： 擴展

運算碼
第二位元組：

dd:	BC	DE	HL	SP
ED:	43	53	63	73

旗號：

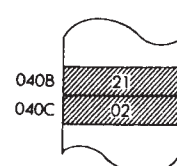
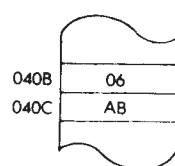
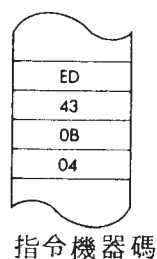
S	Z	H	P/V	N	C

(無影響)

例題： LD (040B), BC

執行前： 執行後：

B	0221	C	B	0221	C
---	------	---	---	------	---



LD (nn), HL HL 暫存器對內含存至位址 nn 之記憶位置

功能： $(nn) \leftarrow L; (nn + 1) \leftarrow H$

格式：

0	0	1	0	0	0	1	0
---	---	---	---	---	---	---	---

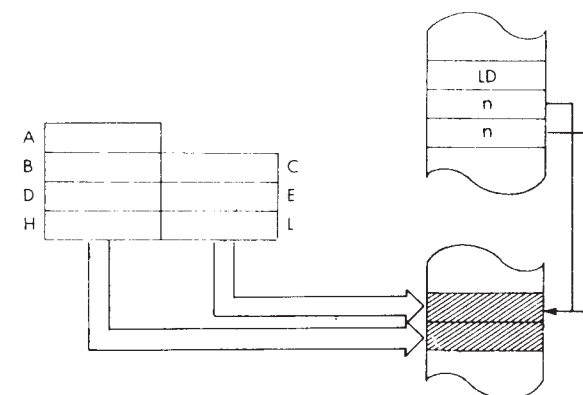
第 1 位元組：22

第 2 位元組：低次位址

第 3 位元組：高次位址

說明： L 暫存器內含存至運算碼後兩位元組所選取之記憶位置，H 暫存器內含則存至次一緊接位置。

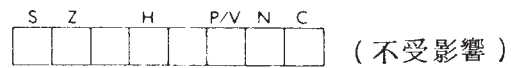
資料流程：



時序： 5 M 週期；16 T 週期；8 微秒 @ 2 MHz

定址法： 擴展

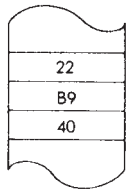
旗 號：



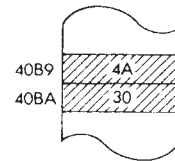
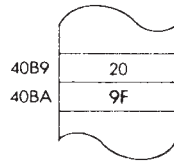
例 題： LD (40B9), HL

執行前：

執行後：



指令機器碼



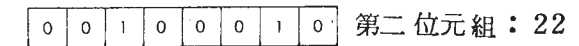
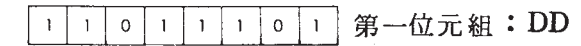
LD (nn), IX

IX 暫存器內含存至 nn 選取之記憶位置

功 能：

 $(nn) \leftarrow IX_{\text{低}} ; (nn + 1) \leftarrow IX_{\text{高}}$

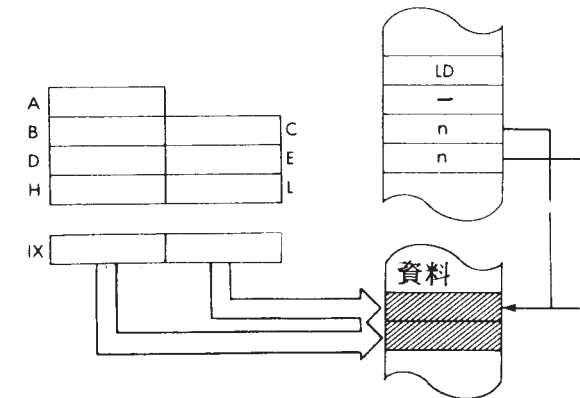
格 式：



說 明：

IX 暫存器內含之低次位元組存至位址 nn 之記憶位置，高次位元組存至位址 nn + 1 之記憶位置。

資料流程：



時 序：

6 M 週期；20 T 週期；10 微秒 @ 2 MHz

定 址 法：

直接

旗 號：

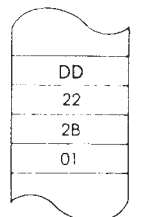
S	Z	H	P/V	N	C

 (不受影響)

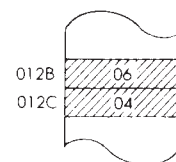
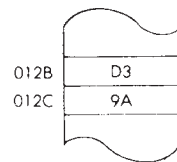
例 題： LD (012B), IX

執行前： 執行後：

IX 0406 IX 0406



指令機器碼



LD (nn), IY 索引暫存器 IY 之內含存至位址 nn 之記憶位置

功 能： $(nn) \leftarrow IY_{\text{低}} ; (nn + 1) \leftarrow IY_{\text{高}}$

格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：FD

0	0	1	0	0	0	1	0
---	---	---	---	---	---	---	---

 第二位元組：22

← n →							
-------	--	--	--	--	--	--	--

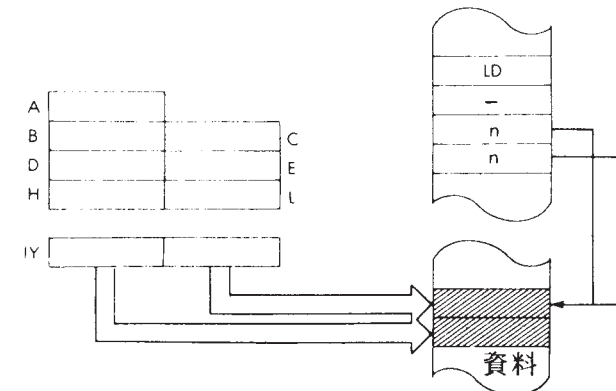
 第三位元組：低次位址

← n →							
-------	--	--	--	--	--	--	--

 第四位元組：高次位址

說 明： IY 暫存器之低次位元組，存至運算碼後兩位元組所選取之記憶位置，而高次位元組存至次一緊接位置。

資料流程：



時 序： 6 M 週期；20 T 週期；10 微秒 @ 2 MHz

定 址 法： 直接

旗 號：

S	Z		H	P/V	N	C

 (不受影響)

例 題： LD (BD04), IY

執行前：

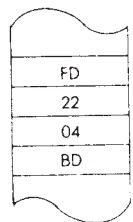
IY

D204			
------	--	--	--

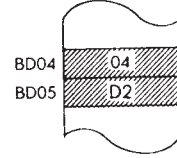
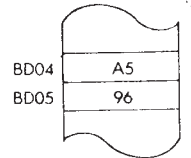
執行後：

IY

D204			
------	--	--	--



指令機器碼



LD A, (BC)

自 BC 暫存器對間接選取之記憶位置取入累加器

功 能： $A \leftarrow (BC)$

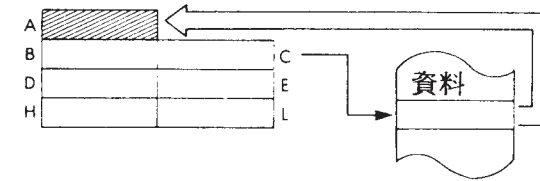
格 式：

0	0	0	0	1	0	1	0
---	---	---	---	---	---	---	---

 0A

說 明： BC 暫存器對內含選取之記憶位置的內含取入累加器。

資料流程：



時 序： 2 M 週期；7 T 週期；3.5 微秒 @ 2 MHz

定 址 法： 暫存器間接

旗 號：

S	Z		H	P/V	N	C

 (不受影響)

例 題： LD A, (BC)

執行前：

A

AB

B

32D1

 C

執行後：

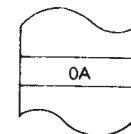
A

41

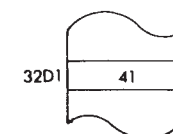
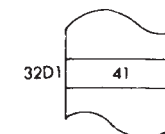
B

32D1

 C



指令機器碼



LD A, (DE) DE 暫存器對間接選取之記憶位置的內含取入累加器

功 能： $A \leftarrow (DE)$

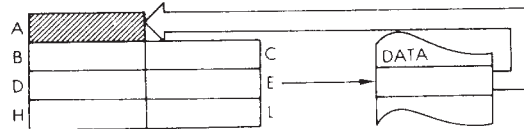
格 式：

0	0	0	1	1	0	1	0
---	---	---	---	---	---	---	---

 1A

說 明： DE 暫存器對內含選取之記憶位置的內含，取入累加器 A。

資料流程：



時 序： 2 M 週期；7 T 週期；3.5 微秒 @ 2 MHz

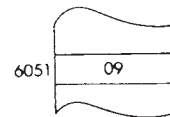
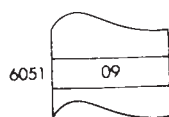
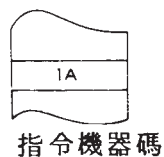
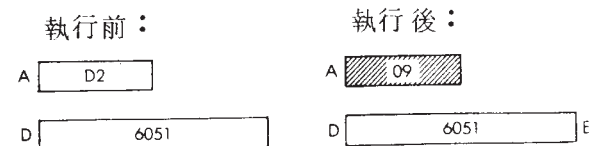
定 址 法： 暫存器間接

旗 號：

S	Z	H	P/V	N	C

 (無影響)

例 題： LD A, (DE)



LD A, I

自插斷向量暫存器 I 取入累加器

功 能： $A \leftarrow I$

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

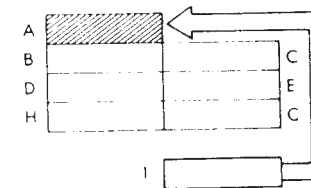
 第一位元組：ED

0	1	0	1	0	1	1	1
---	---	---	---	---	---	---	---

 第二元組：57

說 明： 插斷向量暫存器內含取入累加器

資料流程：



時 序： 2 M 週期；9 T 週期；4.5 微秒 @ 2 MHz

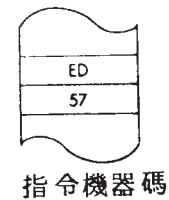
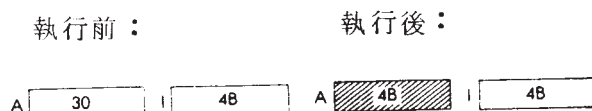
定 址 法： 隱含

旗 號：

S	Z	H	P/V	N	C
●	●	○	×	○	○

 變成 IFF2 之內含

例 題： LD A, I



LD I, A

自累加器取入插斷向量暫存器 I。

功 能： $I \leftarrow A$

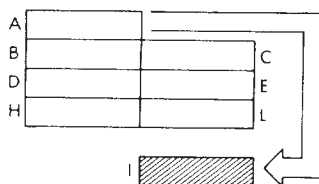
格 式：

1	1	1	0	1	1	0	1
0	1	0	0	0	1	1	1

第一位元組：ED
第二位元組：47

說 明：累加器內含被抄至插斷向量暫存器 I

資料流程：



時 序：2 M 週期；9 T 週期；4.5 微秒 @ 2 MHz

定 址 法：隱含

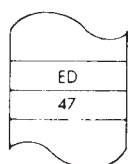
旗 號：

S	Z	H	P/V	N	C

(不受影響)

例 題：LD I, A

執行前： 執行後：



指令機器碼

LD A, R

自記憶復新暫存器 R 取入累加器

功 能： $A \leftarrow R$

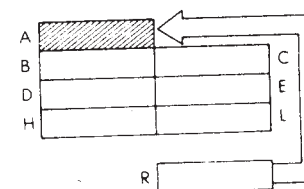
格 式：

1	1	1	0	1	1	0	1
0	1	0	1	1	1	1	1

第一位元組：ED
第二位元組：5F

說 明：記憶復新暫存器 R 之內含抄至累加器

資料流程：



時 序：2 M 週期；9 T 週期；4.5 微秒 @ 2 MHz

定 址 法：隱含

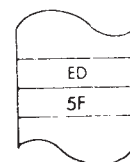
旗 號：

S	Z	H	P/V	N	C
●	●	○	×	○	

↑ 變成 IFF2 之內含

例 題：LD A, R

執行前： 執行後：

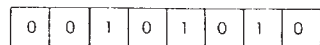


指令機器碼

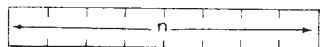
LD HL, (nn) 自 nn 選取之記憶位置取入 HL 暫存器

功 能： $L \leftarrow (nn); H \leftarrow (nn + 1)$

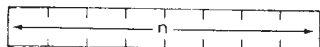
格 式：



第一位元組：2A



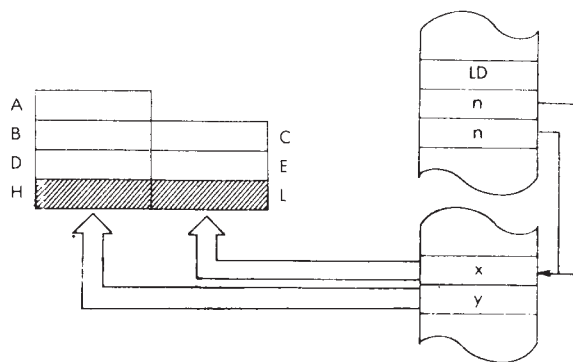
第 2 位元組：低次位址



第 3 位元組：高次位址

說 明：位址 nn 之記憶位置的內含取入 L 暫存器。位址 nn + 1 之記憶位置的內含取入 H 暫存器。

資料流程：



時 序：5 M 週期, 16 T 週期; 8 微秒 @ 2 MHz

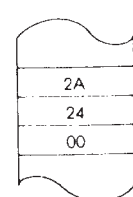
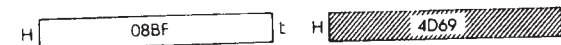
定 址 法：擴展

旗 號：S Z H P/V N C (無影響)

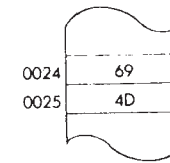
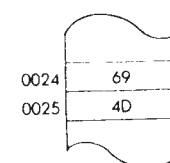
例 題：LD HL, (0024)

執行前：

執行後：



指令機器碼



LD IX, nn 十六位元立即數據取入 IX 暫存器功 能： $IX \leftarrow nn$

格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：DD

0	0	1	0	0	0	0	1
---	---	---	---	---	---	---	---

 第二位元組：21

→							→
---	--	--	--	--	--	--	---

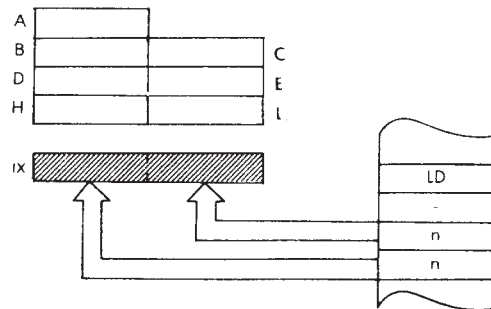
 第三位元組：立即數據之低次八位元。

→							→
---	--	--	--	--	--	--	---

 第四位元組：立即數據之高次八位元。

說 明： 緊接運算碼後之兩位元組取入 IX 索引暫存器。
 前一位元組存在低次八位元。

資料流程：



時 序： 4 M 週期；14 T 週期；7 微秒 @ 2 MHz

定 址 法： 立即

 旗 號：

S	Z		H	P/V	N	C

 (不受影響)

例 題： LD IX, BOB1

執行前：

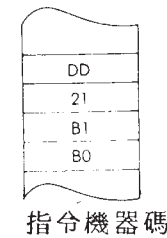
執行後：

IX

306F

IX

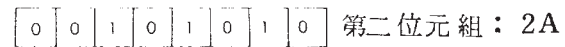
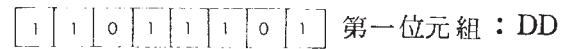
BCB1



LD IX, (nn) 自 nn 選取之記憶位置取入 IX 暫存器。

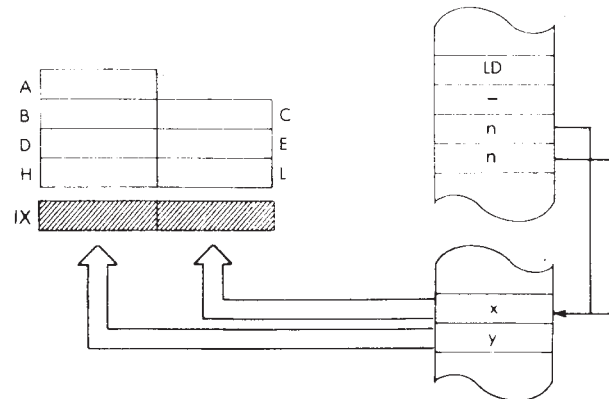
功 能： $IX_{低} \leftarrow (nn); IX_{高} \leftarrow (nn + 1)$

格 式：



說明：位址 nn 之記憶位置的內含取入 IX 暫存器之低次位元組，位址 $nn + 1$ 之記憶位置的內含取入 IX 暫存器之高次位元組。

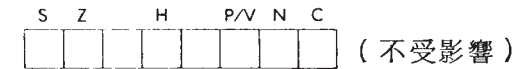
資料流程：



時序： 6 M 週期；20 T 週期；10 微秒@ 2 MHz

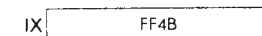
定址法：擴展

旗 號：

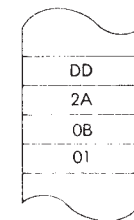
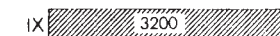


例 題： LD IX, (010B)

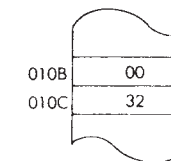
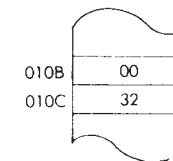
執行前：



執行後：



指令機器碼



LD IY, nn 十六位元立即數據 nn 取入 IY 暫存器

功 能： IY ← nn

格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：FD

0	0	1	0	0	0	0	1
---	---	---	---	---	---	---	---

 第2位元組：21

←																→
---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	---

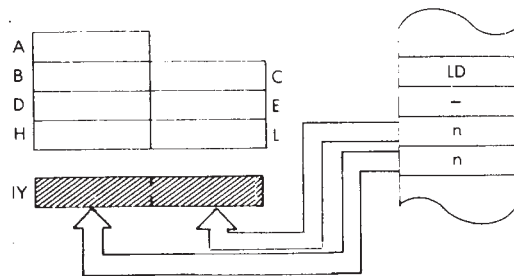
 第三位元組：低次立即數據

←																→
---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	---

 第四位元組：高位立即數據

說 明： 緊接運算碼後之連續兩位元組被取入 IY 暫存器

資料流程：



時 序： 4 M 週期; 14 T 週期; 7 微秒 @ 2 MHz

定 址 法： 立即

旗 號：

S	Z	H	P/V	N	C

 (不受影響)

例 題： LD IY, 21

執行前：

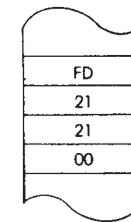
執行後：

IY

069B

 IY

0021



指令機器碼

LD IY,(nn) 自 nn 選取之記憶位置取入 IY 暫存器

功 能： IY_低 ← (nn); IY_高 ← (nn + 1)

格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：FD

0	0	1	0	1	0	1	0
---	---	---	---	---	---	---	---

 第二位元組：2A

←	n	→
---	---	---

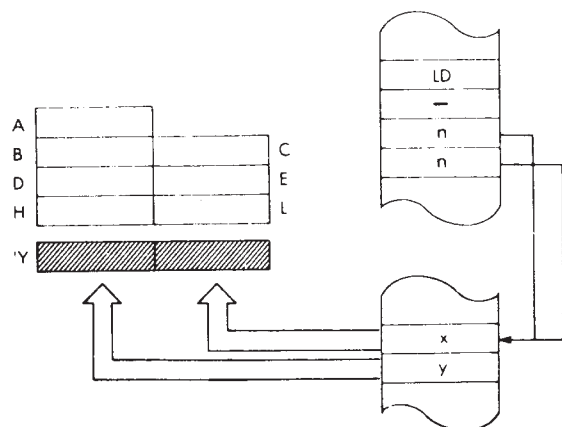
 第三位元組：位址低次

←	n	→
---	---	---

 第四位元組：位址高次

說 明：位址 nn 之記憶位置的內含取入 IY 暫存器之低次八位元。位址 nn + 1 之記憶位置的內含取入 IY 暫存器之高次八位元。

資料流程：



時 序： 6 M 週期；20 T 週期；10 微秒 @ 2 MHz

定 址 法： 擴展

旗 號：

S	Z		H		P/V	N	C
---	---	--	---	--	-----	---	---

 (不受影響)

例 題： LD IY, (500D)

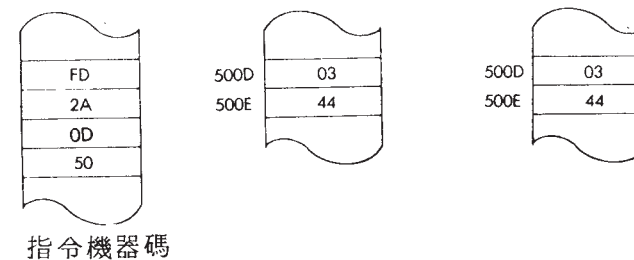
執行前： 執行後：

IY

6002

 IY

4403



LD R,A 累加器內含抄入記憶復新暫存器 R功 能： $R \leftarrow A$

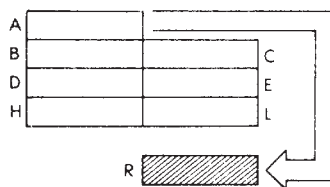
格 式：

1	1	1	0	1	1	0	1
0	1	0	0	1	1	1	1

第一位元組：ED
第二位元組：4F

說 明：累加器內含抄至記憶復新暫存器 R。

資料流程：



時 序：2 M 週期；9 T 週期；4.5 微秒@ 2 MHz

定 址 法：隱含

旗 號：

S	Z		H	P/V	N	C

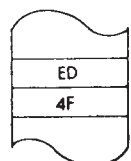
(無影響)

例 題：LD R, A

執行前： 執行後：

A	0F
R	40

A	0F
R	0F



指令機器碼

LD SP,HL 自 HL 取入 SP功 能： $SP \leftarrow HL$

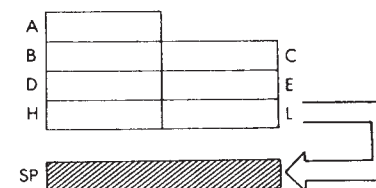
格 式：

1	1	1	1	1	0	0	1
---	---	---	---	---	---	---	---

F9

說 明：HL 暫存器對之內含取入堆疊指示器 SP。

資料流程：



時 序：1 M 週期；6 T 週期；3 微秒@ 2 MHz

定 址 法：隱含

旗 號：

S	Z		H	P/V	N	C

(不受影響)

例 題：LD SP, HL

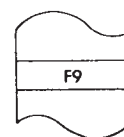
執行前： 執行後：

H	06AF
L	06AF

H	06AF
L	06AF

SP	DB0E
----	------

SP	06AF
----	------



指令機器碼

LD SP, IX 自 IX 取入 SP

功 能： SP ← IX

格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

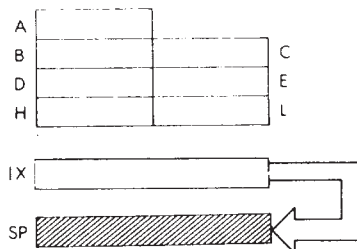
 第一位元組：DD

1	1	1	1	1	0	0	1
---	---	---	---	---	---	---	---

 第二位元組：F9

說 明： IX 暫存器之內含取入（抄至）堆疊指示器 SP

資料流程：



時 序： 2 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法： 隱含

旗 號：

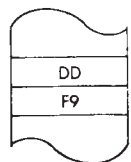
S	Z	H	P/V	N	C
---	---	---	-----	---	---

 (不受影響)

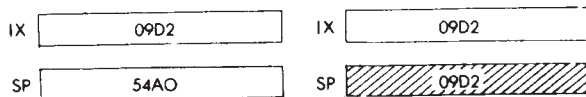
例 題： LD SP, IX

執行前：

執行後：



指令機器碼

**LD SP, IY**

自 IY 暫存器取入堆疊指示器

功 能： SP ← IY

格 式：

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

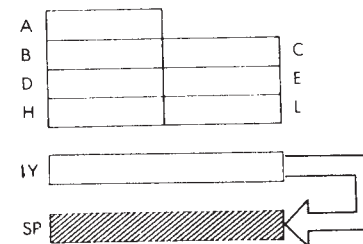
 第一位元組：FD

1	1	1	1	1	0	0	1
---	---	---	---	---	---	---	---

 第二位元組：F9

說 明： IY 索引暫存器之內含取入堆疊指示器 SP

資料流程：



時 序： 2 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法： 隱含

旗 號：

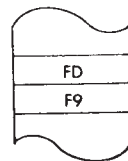
S	Z	H	P/V	N	C
---	---	---	-----	---	---

 (不受影響)

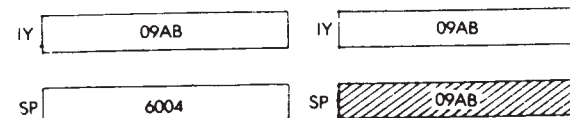
例 題： LD SP, IY

執行前：

執行後：



指令機器碼



LDD

整批取入，附減一

功 能： $(DE) \leftarrow (HL); DE \leftarrow DE - 1; HL \leftarrow HL - 1;$
 $BC \leftarrow BC - 1$

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

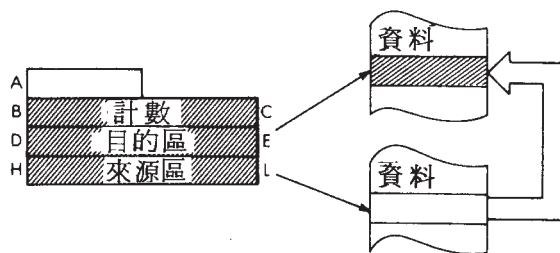
 第一位元組：ED

1	0	1	0	1	0	0	0
---	---	---	---	---	---	---	---

 第二位元組：A8

說 明：HL 選取之記憶位置的內含，傳送至 DE 所選取之記憶位置。然後，BC，DE 與 HL 之內含各減一。

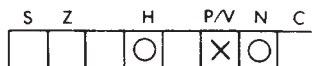
資料流程：



時 序：4 M 週期；16 T 週期；8 微秒 @ 2 MHz

定 址 法：暫存器間接

旗 號：

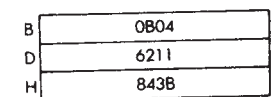


指令執行後，若 $BC = 0$
 則清除為 0；否則，置定為 1

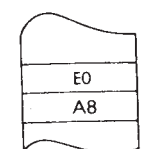
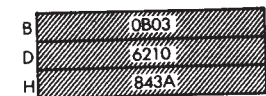
例 題：

LDD

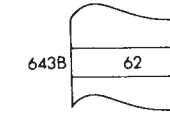
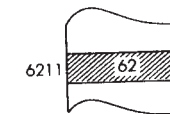
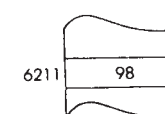
執行前：



執行後：



指令機器碼



LDDR

自動逐批取入，附減一

功 能： $(DE) \leftarrow (HL); DE \leftarrow DE - 1; HL \leftarrow HL - 1;$
 $BC \leftarrow BC - 1;$ 一直重複至 $BC = 0$

格 式：

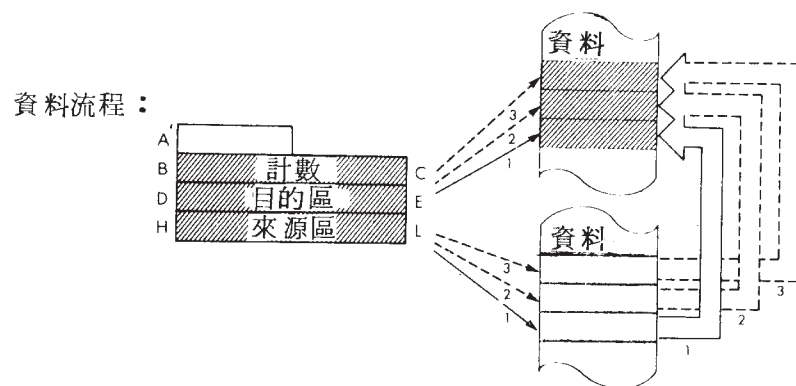
1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

1	0	1	1	1	0	0	0
---	---	---	---	---	---	---	---

 第二位元組：B8

說 明： HL 選取之記憶內含，傳送至 DE 所選取之記憶位置。然後，DE，HL 與 BC 之內含各減一。
 若 $BC \neq 0$ ，則程式計數器內含減 2，指令再被執行。



時 序： $BC \neq 0$: 5 M 週期；21 T 週期；10.5 微秒 @ 2 MHz.
 $BC = 0$: 4 M 週期；16 T 週期；8 微秒 @ 2 MHz

定 址 法： 暫存器間接

旗 號：

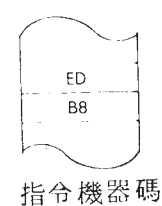
S	Z	H	P/V	N	C
		○	○	○	

例 題： LDDR

執行前：

執行後：

B	0003	C	B	0000	C
D	06B2	E	D	06AF	E
H	9035	L	H	9032	L



06AF	B1
06B0	04
06B1	DF
06B2	36

06AF	B1
06B0	DE
06B1	E1
06B2	BF

9032	92
9033	DE
9034	E1
9035	BF

9032	92
9033	DE
9034	E1
9035	BF

LDI 整批取入附加一

功 能： $(DE) \leftarrow (HL); DE \leftarrow DE + 1; HL \leftarrow HL + 1;$
 $BC \leftarrow BC - 1$

指令格式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

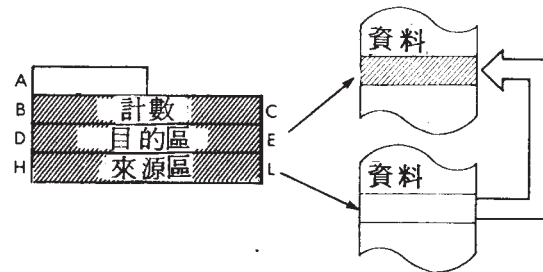
 第一位元組：ED

1	0	1	0	0	0	0	0
---	---	---	---	---	---	---	---

 第二位元組：AO

說 明：**HL** 選取之記憶位置的內含，傳至 **DE** 所選取之記憶位置。然後，**DE** 與 **HL** 之內含各加一，**BC** 之內含減一。

資料流程：



時 序：4 M 週期；16 T 週期；8 微秒 @ 2 MHz

定 址 法：暫存器間接

旗 號：

S	Z	H	P/V	N	C
		○	×	○	

若執行後 $BC = 0$ ，則清除為零；否則，置定為 1

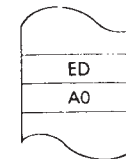
例 題：**LDI**

執行前：

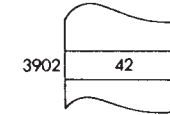
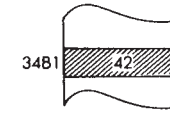
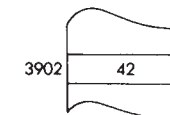
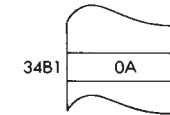
B	0006	C
D	34B1	E
H	3902	L

執行後：

B	0005	C
D	34B2	E
H	3903	L



指令機器碼



LDIR

自動整批取入，附加一。

功 能： $(DE) \leftarrow (HL); DE \leftarrow DE + 1; HL \leftarrow HL + 1;$
 $BC \leftarrow BC - 1;$ 一直重複至 $BC = 0$

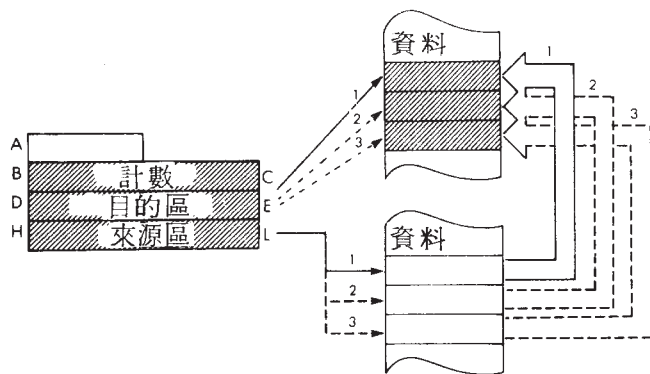
格 式：

1	1	1	0	1	1	0	1	第一位元組：ED
1	0	1	1	0	0	0	0	第二位元組：BO

說 明：

HL 選取之記憶內含，傳送至DE選取之記憶位置。然後，HL與DE暫存器對之內含各加一，BC暫存器對之內含減一。若 $BC \neq 0$ ，則程式計數器內含減2，指令再被執行。

資料流程：



時 序： 當 $BC \neq 0$: 5M 週期; 21 T 週期; 10.5 微秒@ 2 MHz.
 當 $BC = 0$: 4 M 週期; 16 T 週期; 8 微秒@ 2 MHz

定 址 法： 暫存器間接

旗 號：

S	Z		H		P/V	N	C
			○		○	○	

例 題：

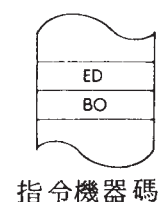
LDIR

執行前：

B	0002	C
D	4A03	E
H	962A	L

執行後：

B	0000	C
D	4A05	E
H	962C	L



4A03	12
4A04	F4
4A05	AA

4A03	3B
4A04	90
4A05	AA

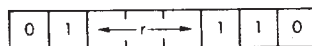
962A	3B
962B	90
962C	6E

962A	3B
962B	90
962C	6E

LD r, (HL) 自 (HL) 間接選取之記憶位置取入 r 暫存器

功 能： $r \leftarrow (HL)$

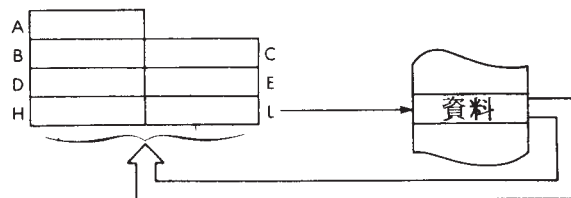
格 式：



說 明：
HL 選取之記憶位置的內含，被取入指明之暫存器。其中 r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程：



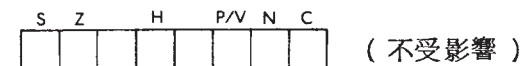
時 序：2 M 週期；7 T 週期；3.5 微秒 @ 2 MHz

定 址 法：暫存器間接

運 算 碼：

r:	A	B	C	D	E	H	L
	7E	46	4E	56	5E	66	6E

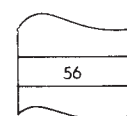
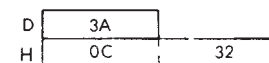
旗 號：



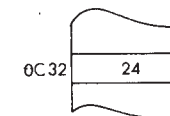
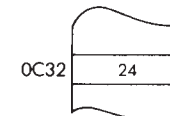
例 題：LD D, (HL)

執行前：

執行後：



指令機器碼

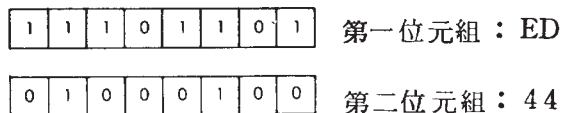


NEG

累加器內含取負數

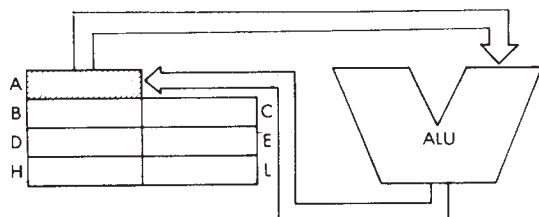
功 能： $A \leftarrow 0 - A$

格 式：



說 明：零減去累加器內含（2 補數），結果存回累加器

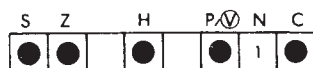
資料流程：



時 序：2 M 週期；8 T 週期；4 微秒 @ 2 MHz

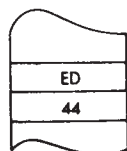
定 址 法：隱含

旗 號：



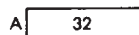
指令執行前若 $A = 0$ ，則 C 置定為 1
若 $A = 80H$ ，則 P 置定為 1

例 題：NEG



指令機器碼

執行前：



執行後：

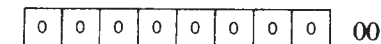


NOP

無運算

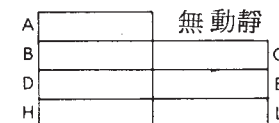
功 能：產生延遲

格 式：



說 明：微處理器在一個 M 週期內不作事。

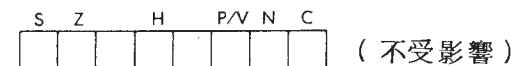
資料流程：

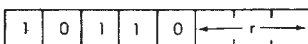
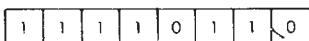
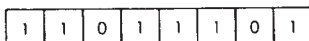
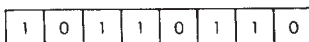
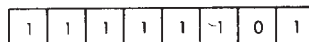
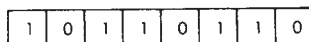
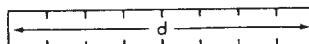


時 序：1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

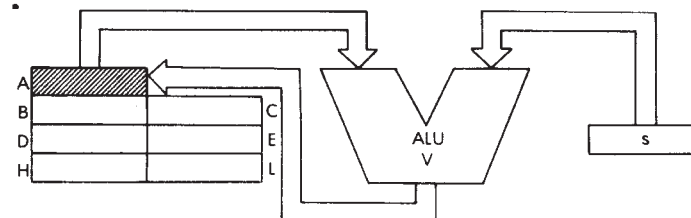


OR s 累加器內含與運算元 S 作邏輯 OR 運算功 能： $A \leftarrow A \vee s$ 格 式： s : 可為 $r, n, (HL), (IX + d)$, 或 $(IY + d)$ r n  第一位元組：F6 第二位元組：立即數據(HL)  第一位元組：B6(IX + d)  第一位元組：DD 第二位元組：B6 第三位元組：位移值(IY + d)  第一位元組：FD 第二位元組：B6 第三位元組：位移值 r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：累加器內含與指明之運算元作邏輯 OR 運算，結果存於累加器。運算元 S 如 ADD 指令所定義者。

資料流程：



時 序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	1	4	4
n	2	7	3.5
(HL)	2	7	3.5
(IX + d)	5	19	9.5
(IY + d)	5	19	9.5

定址法： r : 隱含； n : 立即；(HL): 間接；(IX + d), (IY + d): 索引運算碼：OR r 旗 號：

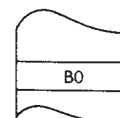
例 題：OR B

執行前：

A	06
B	B9

執行後：

A	B9
B	B9



指令機器碼

OTDR

整批輸出，遞減

功 能： (C)←(HL); B ← B - 1; HL←HL - 1; 一直重複至 B = 0.

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

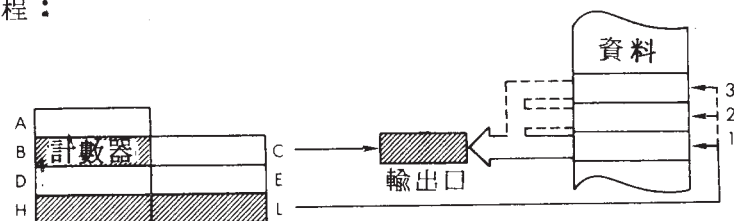
 第一位元組：ED

1	0	1	1	1	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：BB

說 明： HL 暫存器對選取之記憶位置的內含，輸出至 C 暫存器所選取之週邊設備。然後，HL 與 B 暫存器之內含各減一。若 B ≠ 0，程式計數器內含減 2，指令再被執行，C 暫存器之內含提供低次位址位元 A₀ 至 A₇。B 則提供高次位址元 A₈ 至 A₁₅（遞減後之值）。

資料流程：



時 序： B = 0: 4 M 週期；16 T 週期；8 微秒 @ 2 MHz.
B ≠ 0: 5 M 週期；21 T 週期；10.5 微秒 @ 2 MHz

定 址 法： 外部

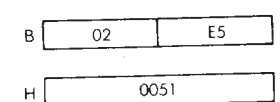
旗 號：

S	Z	H	P/V	N	C
?	1	?	?	1	

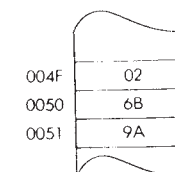
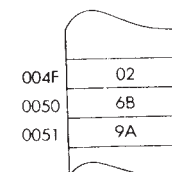
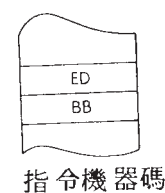
例 題：

OTDR

執行前：



執行後：



OTIR

整批輸出，遞減

功 能： (C) \leftarrow (HL); B \leftarrow B - 1; HL \leftarrow HL + 1; 一直重複至 B = 0

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

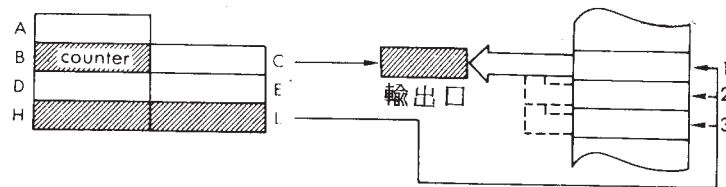
1	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：B3

說 明：

HL 暫存器對選取之記憶位置的內含輸出至 C 暫存器。所選取之週邊設備。然後，B 暫存器內含減一，HL 暫存器對內含加一。若 B \neq 0，則程式計數器內含減 2，指令再重複執行。C 暫存器供應低次位址 A0 至 A7。B 暫存器供應高次位址 A8 至 A15。

資料流程：



時 序： B = 0: 4 M 週期; 16 T 週期; 8 微秒 @ 2 MHz.
B \neq 0: 5 M 週期; 21 T 週期; 10.5 微秒 @ 2 MHz

定 址 法： 外部

旗 號：

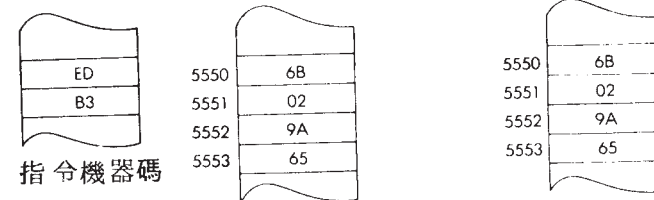
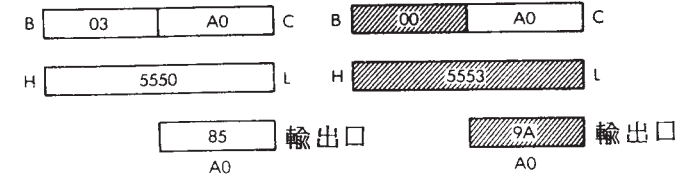
S	Z	H	P/V	N	C
?	1	?	?	1	?

例 題：

OTIR

執行前：

執行後：

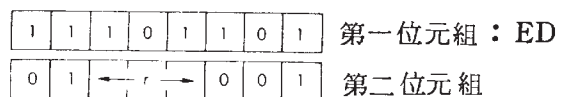


Z 80 微電腦軟體硬體

OUT (C), r r 暫存器輸出至 C 口

功 能 : (C) ← r

格 式 :



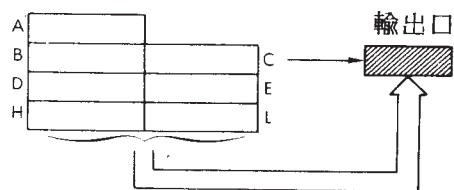
說 明 :

r 暫存器內含輸出至 C 暫存器內含所選取之週邊設備。r 為下列之一：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

C 暫存器提供低次位址位元 A0 至 A7。B 暫存器提供高次位址位元 A8 至 A15。

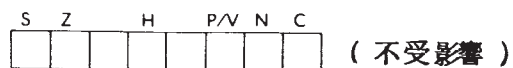
資料來源 :



時 序 : 3 M 週期; 12 T 週期; 6 微秒 @ 2 MHz

定 址 法 : 外部

旗 號 :



運 算 碼

第二位元組 :

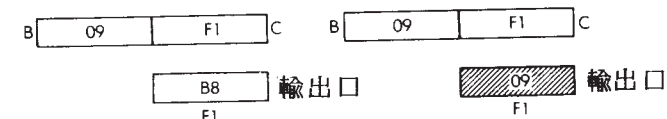
A	B	C	D	E	H	L
79	41	49	51	59	61	69

例 題 :

OUT (C), B

執行前 :

執行後 :



Z 80 微電腦軟體硬體

OUT (N), A 自累加器輸出至週邊口 N

功 能： (N) ← A

格 式：

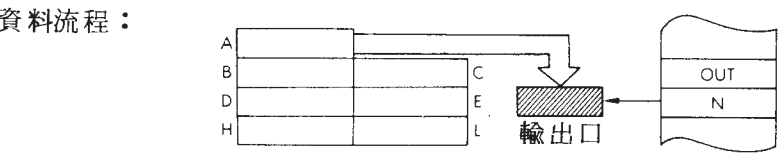
1	1	0	1	0	0	1	1
---	---	---	---	---	---	---	---

 第一位元組：D3

←				N			→
---	--	--	--	---	--	--	---

 第二位元組：週邊口位址

說 明： 累加器內含輸出至緊接運算碼後之八位元所選取之週邊設備。



時 序： 3 M 週期, 11 T 週期; 5.5 微秒 @ 2 MHz

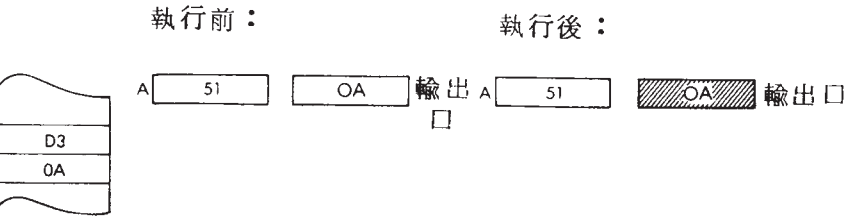
定 址 法： 外部

旗 號：

S	Z		H	P/V	N	C

 (不受影響)

例 題： OUT (0A), A



指令機器碼

OUTD 輸出，遞減

功 能： (C) ← (HL); BC ← B - 1; HL ← HL - 1

格 式：

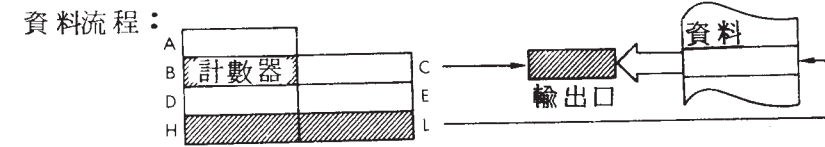
1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

1	0	1	0	1	0	1	1
---	---	---	---	---	---	---	---

 第二位元組：AB

說 明： HL 暫存器對選取之記憶內含，輸出至 C 暫存器選取之週邊設備。然後，HL 與 B 暫存器內含分別減一。C 暫存器提供低次位址位元 A0 至 A7。B 暫存器（遞減後）提供高次位址位元 A8 至 A15。



時 序： 4 M 週期; 16 T 週期; 8 微秒 @ 2 MHz

定 址 法： 外部

旗 號：

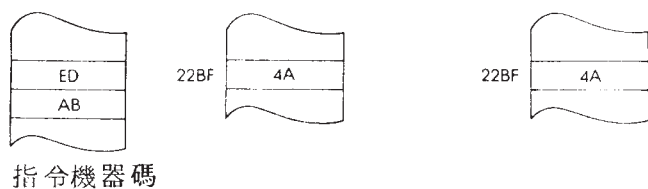
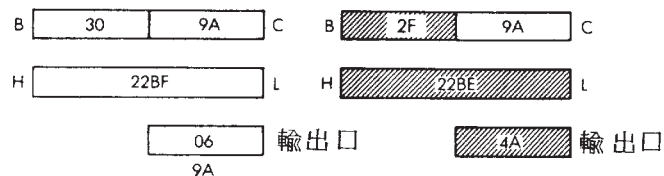
S	Z		H	P/V	N	C
?	X		?	?	1	

若執行後 B = 0，則置定為 1。否則，清除為 0。

例題： OUTD

執行前：

執行後：

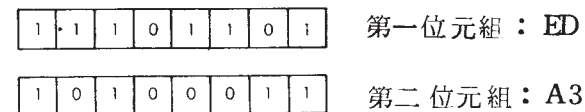


OUTI

輸出，遞增

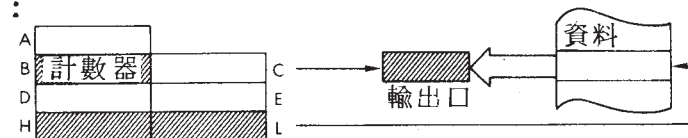
功能： $(C) \leftarrow (HL); B \leftarrow B - 1; HL \leftarrow HL + 1$

格式：



說明： HL 暫存器對選取之記憶內含輸出至 C 暫存器選取之週邊設備。然後，B 暫存器之內含減一，HL 暫存器對之內含加一（遞增）。C 提供位址位元 A0 至 A7，B（加一後）提供 A8 至 A15。

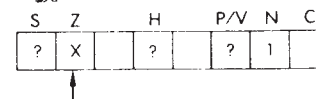
資料流程：



時序： 4 M 週期；16 T 週期；8 微秒 @ 2 MHz

定址法： 外部

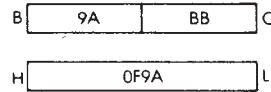
旗號：



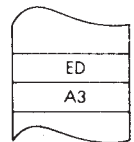
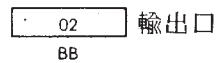
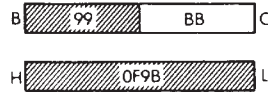
若執行後 B = 0，則置定，為 1，否則，清除為 0

例題： OUTI

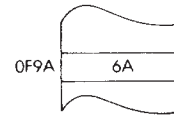
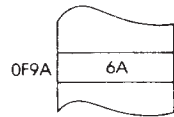
執行前：



執行後：



指令機器碼



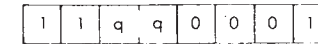
POP qq

自堆疊器拉取至 qq 暫存器對

功 能：

 $qq_{\text{低}} \leftarrow (SP); qq_{\text{高}} \leftarrow (SP + 1); SP \leftarrow SP + 2$

格 式：



說 明：

堆疊指示器內含選取之記憶位置的內含，取入指明暫存器對之低半部。然後，堆疊指示器之內含加一。此刻，堆疊指示器所選取之記憶位置的內含再取入指明暫存器對之上半部之後，堆疊指示器內含再加一。暫存器對 qq 可為下列任一者：

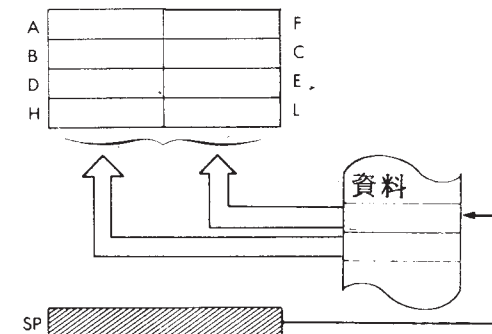
BC - 00

HL - 10

DE - 01

AF - 11

資料流程：



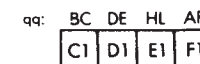
時 序：

3 M 週期；10 T 週期；5 微秒 @ 2 MHz

定 址 法：

暫存器間接

運 算 碼：



旗 號：

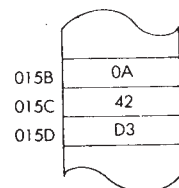
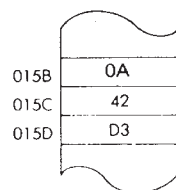
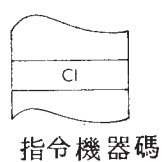
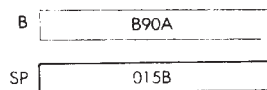
S	Z		H		P/V	N	C

 (不受影響)

例 題： POP BC

執行前：

執行後：

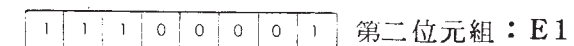
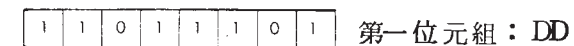


POP IX

自堆疊器拉取至 IX 暫存器

功 能： $IX_{低} \leftarrow (SP)$; $IX_{高} \leftarrow (SP + 1)$; $SP \leftarrow SP + 2$

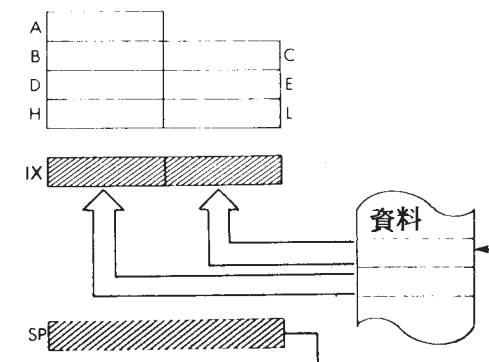
格 式：



說 明：

堆疊指示器選取之記憶位置的內含取入 IX 暫存器之低半部，且堆疊指示器之內含加一。然後，堆疊指示器所選取之記憶位置的內含再取入 IX 暫存器之高半部，且堆疊指示器之內含再加一。

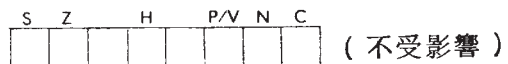
資料流程：



時 序： 4 M 週期；14 T 週期；7 微秒 @ 2 MHz

定 址 法： 暫存器間接

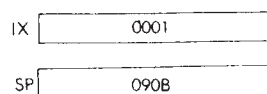
旗 號：



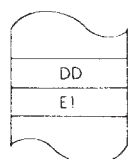
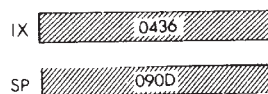
例 題：

POP IX

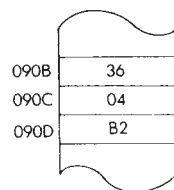
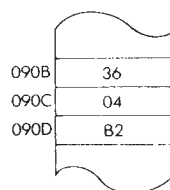
執行前：



執行後：



指令機器碼



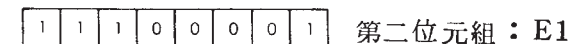
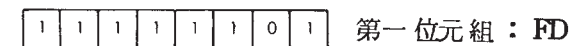
POP IX

自堆疊器提取至 IY 暫存器

功 能：

 $IY_{低} \leftarrow (SP); IY_{高} \leftarrow (SP + 1); SP \leftarrow SP + 2$

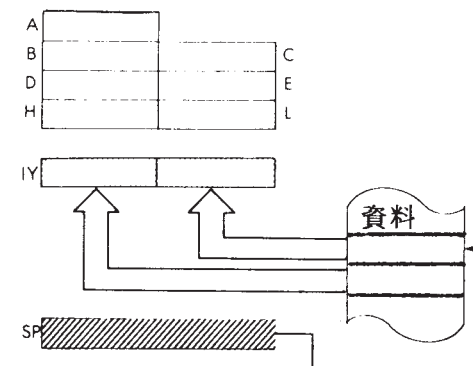
格 式：



說 明：

堆疊指示器選取之記憶位置的內含取入 IY 暫存器之低半部，然後，堆疊指示器內含加一。此時，堆疊指示器選取之記憶內含再取入 IY 暫存器之高半部。並且，堆疊指示器內含再加一。

資料流程：



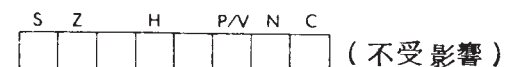
時 序：

4 M 週期 14 T 週期；2 微秒 @ 2 MHz

定 址 法：

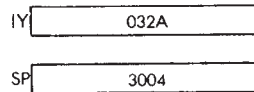
暫存器間接

旗 號：

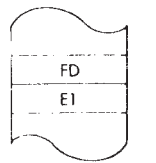


例題：POP IY

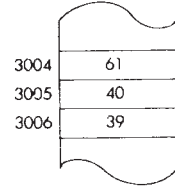
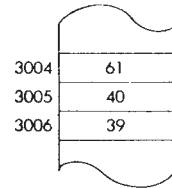
執行前：



執行後：



指令機器碼



PUSH qq

qq 暫存器對內含堆入堆疊器

功能：

 $(SP - 1) \leftarrow qq_{\text{高}} ; (SP - 2) \leftarrow qq_{\text{低}} ;$
 $SP \leftarrow SP - 2$

格式：

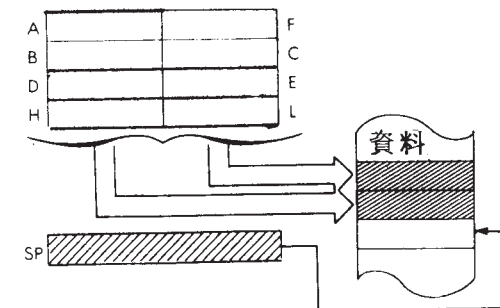


說明：

堆疊指示器內含減一，暫存器對之高位元組存至堆疊指示器選取之記憶位置。然後，堆疊指示器之內含再減一，暫存器對之低位元組存入堆疊指示器選取之記憶位置。暫存器對 qq 可為下列其中之一：

BC - 00
DE - 01HL - 10
AF - 11

資料流程：



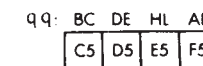
時序：

3 M 週期；11 T 週期；6.5 微秒 @ 2 MHz

定址法：

暫存器間接

運算碼：



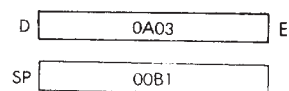
旗 號：

S	Z		H	P/V	N	C

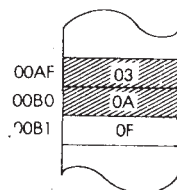
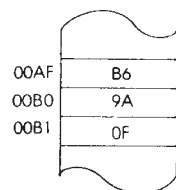
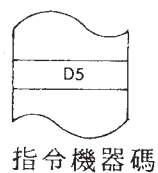
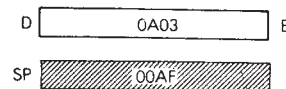
 (不受影響)

例 題： PUSH DE

執行前：



執行後：



PUSH IX

IX 暫存器內含推入堆疊器

功 能：
 $(SP - 1) \leftarrow IX$ 高; $(SP - 2) \leftarrow IX$ 低;
 $SP \leftarrow SP - 2$

格 式：

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

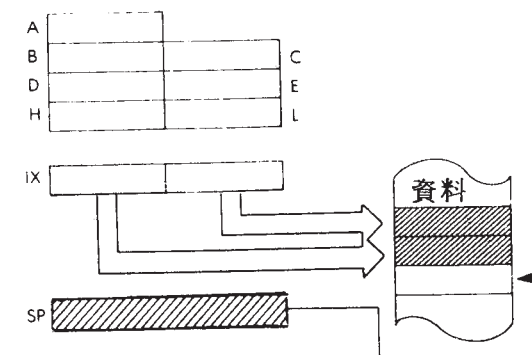
 第一位元組：DD

1	1	1	0	0	1	0	1
---	---	---	---	---	---	---	---

 第二位元組：E5

說 明：
 堆疊指示器內含減一，IX 暫存器之高次位元組存至堆疊指示器選取之記憶位置。之後，堆疊指示器內含再減一，IX 暫存器之低次位元組再存至堆疊指示器選取之記憶位置。

資料流程：



時 序： 4 M 週期；15 T 週期；7.5 微秒 @ 2 MHz
 定 址 法： 暫存器間接

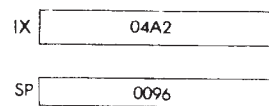
旗 號：

S	Z		H	P/V	N	C

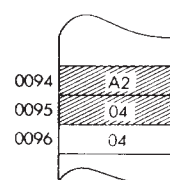
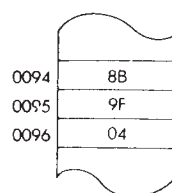
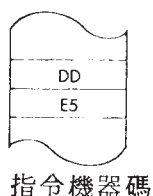
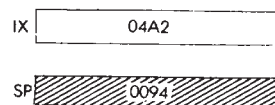
 (無影響)

例 題： PUSH IX

執行前：



執行後：



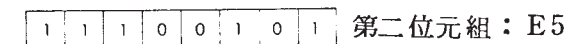
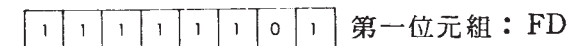
PUSH IY

IY 暫存器內含推入堆疊器

功 能：

 $(SP - 1) \leftarrow IY \text{ 高} ; (SP - 2) \leftarrow IY \text{ 低} ;$
 $SP \leftarrow SP - 2$

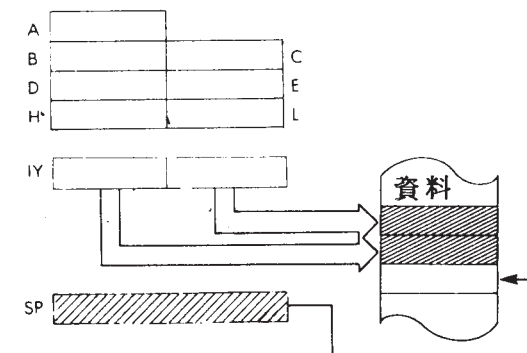
指 令 格 式：



說 明：

堆疊指示器內含減一，IY 暫存器之高次位元組存入堆疊指示器選取之記憶位置。之後，堆疊指示器內含再減一，IY 暫存器之低次位元組再存入堆疊指示器所選取之記憶位置。

資料流程：



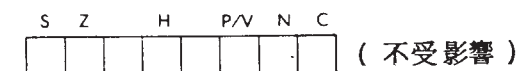
時 序：

3 M 週期；15 T 週期；7.5 微秒 @ 2 MHz

定 址 法：

暫存器間接

旗 號：

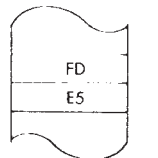
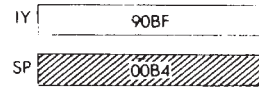


例題：PUSH IY

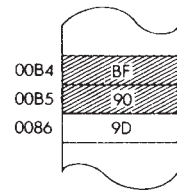
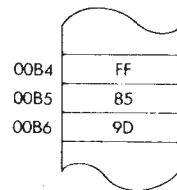
執行前：



執行後：



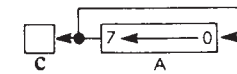
指令機器碼



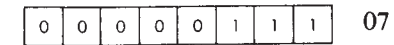
RLCA

八位元左旋轉累加器

功 能：



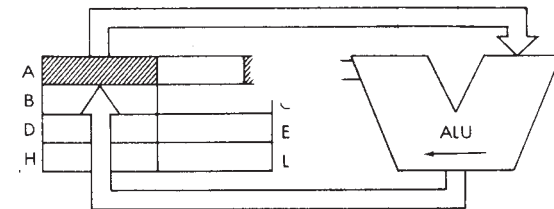
格 式：



說 明：

累加器內含左旋轉一個位元位置。第 7 位元之原有值移入進位旗號與第 0 位元

資料流程：



時 序：

1 M 週期; 4 T 週期;; 2 微秒 @ 2 MHz

定 址 法：

隱含

旗 號：



C 之值受累加器第 7 位元影響

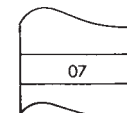
例 題：

RLCA

執行前：



執行後：



指令機器碼

RES b, s 運算元 S 之第 b 位元清除為零功 能：
 $s_b \leftarrow 0$ 格 式：
s:

b 可為下列任一者：

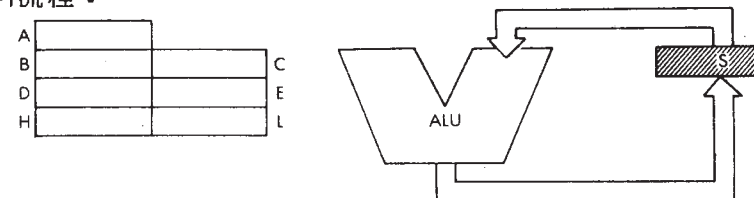
0 - 000	4 - 100
1 - 001	5 - 101
2 - 010	6 - 110
3 - 011	7 - 111

r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：
S 所決定之位置的第 b 位元被清除為 0。S 如 BIT 指令所描述者。

資料流程：



時 序：

s:	M 週期：	T 週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定 址 法：
r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運 算 碼
第二位元組：

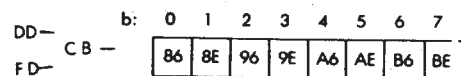
RES b, r

b:	r:	A	B	C	D	E	H	L
0	CB	87	80	81	82	83	84	85
1		8F	88	89	8A	8B	8C	8D
2		97	90	91	92	93	94	95
3		9F	98	99	9A	9B	9C	9D
4		A7	A0	A1	A2	A0	A4	A5
5		AF	A8	A9	AA	AB	AC	AD
6		B7	B0	B1	B2	B3	B4	B5
7		BF	B8	B9	BA	BB	BC	BD

RES b, (HL)

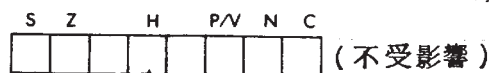
b:	0	1	2	3	4	5	6	7
CB	86	8E	96	9E	A6	AE	B6	BE

RES b, (IX + d)



RES b, (IY + d)

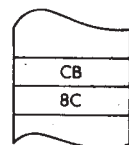
旗 號:



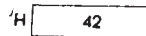
例 題: RES 1, H

執行前:

執行後:



指令機器碼



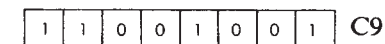
RET

副 程 式 回 返

功 能:

PC 低 \leftarrow (SP); PC 高 \leftarrow (SP + 1); SP \leftarrow SP + 2

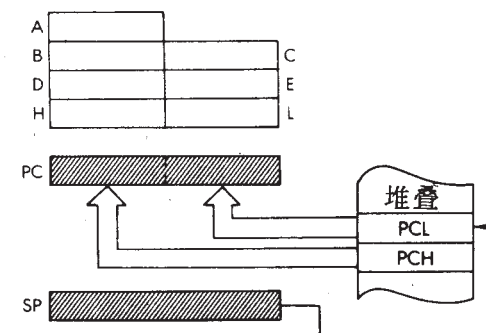
格 式:



說 明:

堆疊頂端之連續兩位元組被拉取，並存入程式計數器。次一被拿取之指令將來自此一新位址。

資料流程:



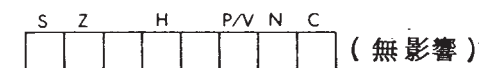
時 序:

3 M 週期; 10 T 週期; 5 微秒 @ 2 MHz

定 址 法:

間接

旗 號:



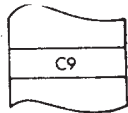
Z 80 微電腦軟體硬體

例題：RET

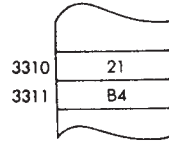
執行前：

PC 08B1

SP 3310



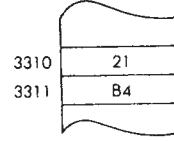
指令機器碼



執行後：

PC B421

SP 3312

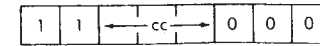


RET cc

條件副程式回返

功能：若 **cc** 成立 $PC_{低} \leftarrow (SP)$; $PC_{高} \leftarrow (SP + 1)$;
 $SP \leftarrow SP + 2$

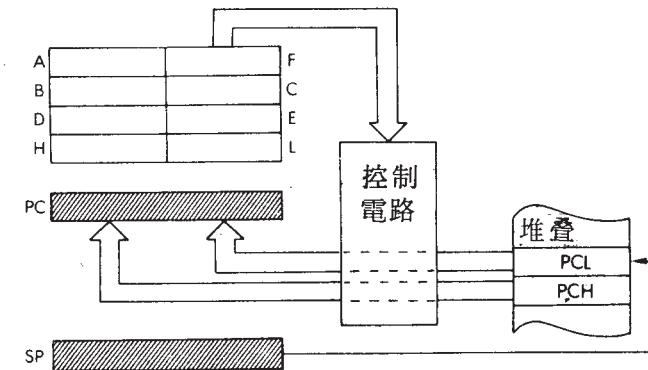
格式：



說明：

若條件 **cc** 滿足，則堆疊頂端之連續兩位元組如 **POP** 指令所描述般地被拉取，並存入程式計數器。次一被拿取之指令將來自 **PC** 新內含所指之位置。若條件不滿足，則微處理器繼續循序執行指令。

資料流程：

**cc** 可為下列任一者：

NZ - 000	PO - 100
Z - 001	PE - 101
NC - 010	P - 110
C - 011	M - 111

時序

條件滿足：3 M 週期；11 T 週期；6.5 微秒 @ 2 MHz.

條件不滿足：1 M 週期；5 T 週期；2.5 微秒 @ 2 MHz

定址法：

間接

運算碼：

CC:	NZ	Z	NC	C	PO	PE	P	M
	C0	C8	D0	D8	E0	E8	F0	F8

旗號：

S	Z		H		P/V	N	C

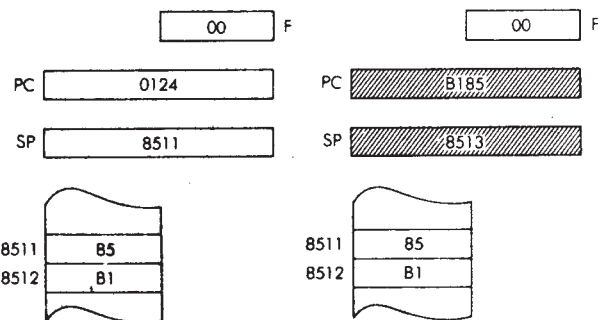
(不受影響)

例題：

RET NC

執行前：

執行後：

**RETI**

插斷回返

功能：

 $PC_{低} \leftarrow (SP); PC_{高} \leftarrow (SP + 1); SP \leftarrow SP + 2$

格式：

1	1	1	0	1	1	0	1
0	1	0	0	1	1	0	1

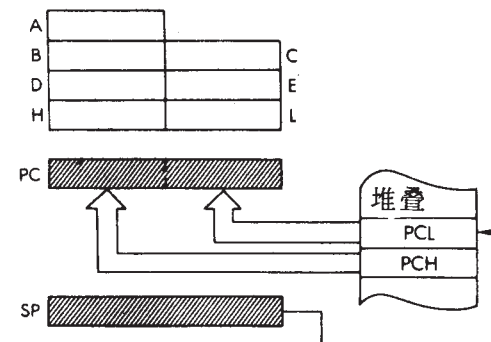
第一位元組：ED

第二位元組：4D

說明：

堆疊頂端之連續兩位元組如 POP 指令所述般地被拉取，並存入程式計數器。Zilog 之週邊設備自動將此一指令視為週邊服務常式之終了。以便巢串優先插斷之處理。為了使插斷重新致能，RETI 前必須有一 EI 指令。

資料流程：



時序：

4 M 週期；14 T 週期；7 微秒 @ 2 MHz

定址法：

間接

旗號：

S	Z		H		P/V	N	C

(不受影響)

Z 80 微電腦軟體硬體

例題： RETI

執行前：

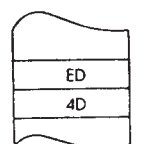
PC 84E1

SP 89B2

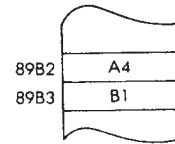
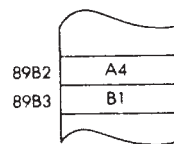
執行後：

PC B1A4

SP 89B4



指令機器碼



RETN

不可罩蓋插斷回返

功 能：

 $PC_{低} \leftarrow (SP); PC_{高} \leftarrow (SP + 1); SP \leftarrow SP + 2; IFF1 \leftarrow IFF2$

格 式：

1	1	1	0	1	1	0	1
0	1	0	0	0	1	0	1

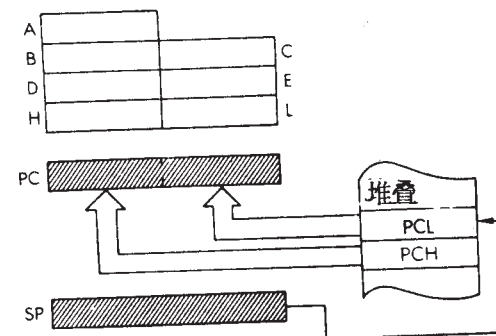
第一位元組：ED

第二位元組：45

說 明：

堆疊頂端之連續兩位元組，如 POP 指令所述般地被拉取，並存入程式計數器。然後，IFF2 (儲存正反器) 之內含被抄入 IFF1，以恢復插斷旗號之狀態。

資料流程：



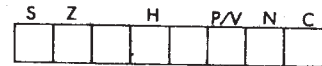
時 序：

4 M 週期; 14 T 週期; 7 微秒 @ 2 MHz

定 址 法：

間接

旗 號：



(不受影響)

例 題：

RETN

執行前：

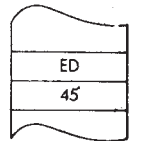
執行後：

PC A5F1

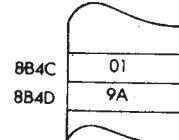
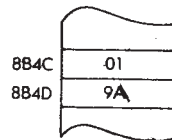
PC 9A01

SP 8B4C

SP 8B4E



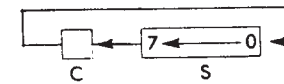
指令機器碼



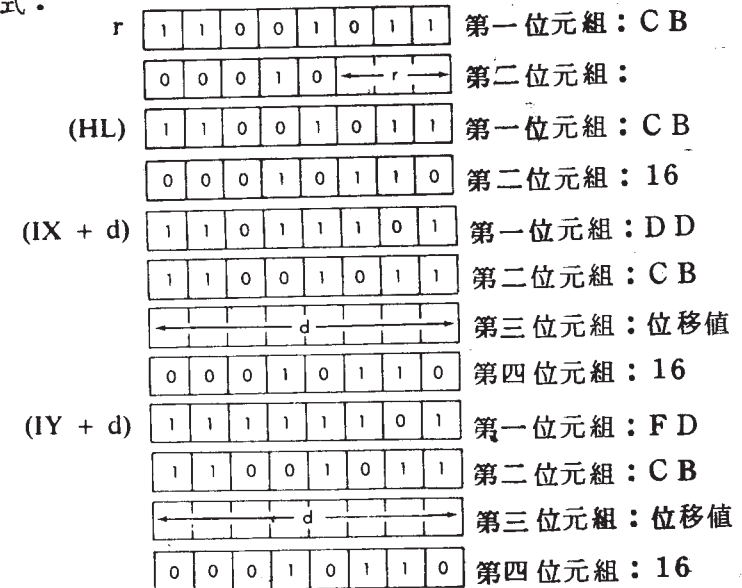
RL s

運算元 S 經進位左旋轉

功 能：



格 式：



r 可為下列任一者：

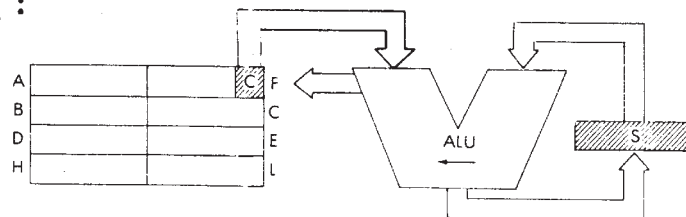
A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：

被選取之運算元左移一位元位置。進位旗號之值移入第 0 位元，而運算元之第 7 位元移入進位旗號。所得結果存回原來位置。

Z 80 微電腦軟體硬體

資料流程：



時序：

s:	M 週期：	T 週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定址法：

r: 隱含; (HL): 間接; (IX + d), (IY + d): 索引

運算碼：

RL r

r:	A	B	C	D	E	H	L
CB:	17	10	11	12	13	14	15

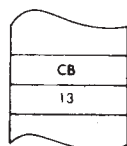
旗號：

S	Z		H	P/V	N	C
●	●		○	●	○	●

來源運算元之第 7 位元進入 C 位元

例題：

RL E



指令機器碼

執行前：

41 F

6E E

執行後：

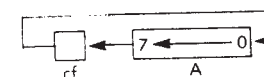
84 F

DD E

RLA

累加器內含經進位左旋轉

功能：



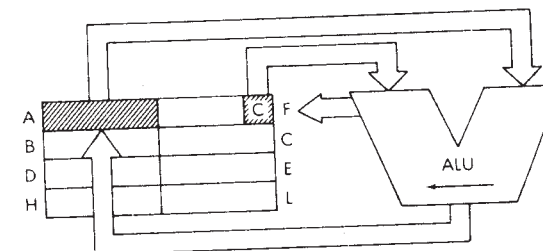
格式：

0	0	0	1	0	1	1	1	17
---	---	---	---	---	---	---	---	----

說明：

累加器內含左移一位元位置。進位旗號之值移入累加器之第 0 位元，而累加器第 7 位元之原有值移入進位旗號（九位元旋轉）。

資料流程：



時序：

1 M.週期; 4 T 週期; 2 微秒 @ 2 MHz

定址法：

隱含

旗號：

S	Z		H	P/V	N	C
			○		○	●

C 變成 A 之第 7 位元原有值

例題：

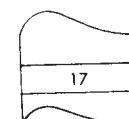
RLA

執行前：

A	0F	01	F
---	----	----	---

執行後：

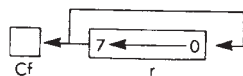
A	1F	00	F
---	----	----	---



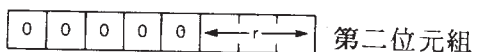
指令機器碼

RLC r 八位元左旋轉 r 暫存器

功 能：



格 式：

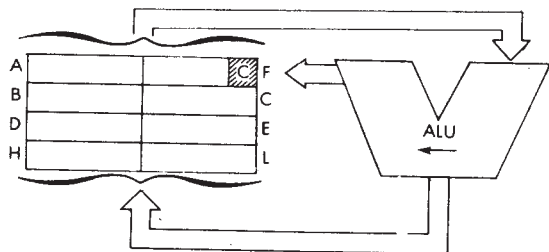


說 明：

r 暫存器之內含左旋轉一位元位置。第 7 位元之原有值被移入進位旗號以及第 0 位元。r 為下列其中之一：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

資料流程：

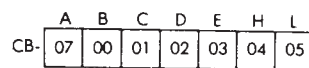


時 序： 2 M 週期；8 T 週期；4 微秒@ 2 MHz

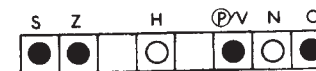
定 址 法： 隱含

運 算 碼

第二位元組：



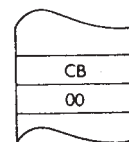
旗 號：



C 受來源暫存器第 7 位元之影響

例 題：

RLC B



指令機器碼

執行前：



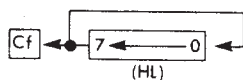
執行後：



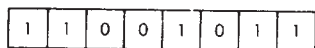
RLC (HL)

八位元左旋轉 (HL) 選取之記憶內含

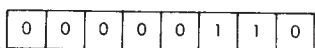
功 能：



格 式：



第一位元組：CB

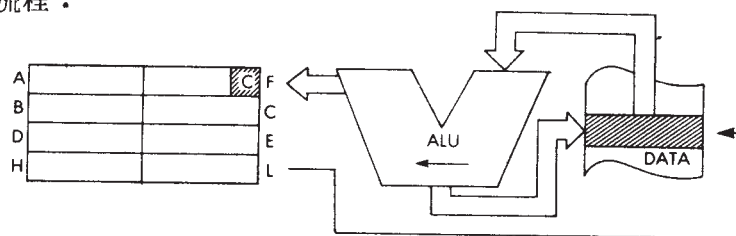


第二位元組：06

說 明：

HL 暫存器對所選取之記憶內含左旋轉一位，結果再存回原處。原有第 7 位元值同時被移入進位旗號以及第 0 位元。

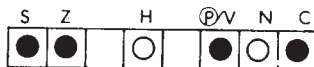
資料流程：



時 序：4 M 週期；15 T 週期；7.5 微秒 @ 2 MHz

定 址 法：暫存器間接

旗 號：

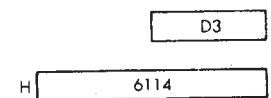


記憶內含之第 7 位元進入 C 旗號

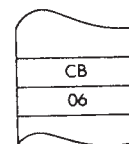
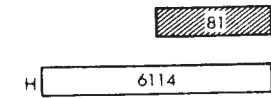
例 題：

RLC (HL)

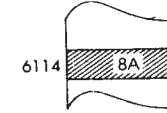
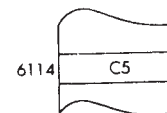
執行前：



執行後：

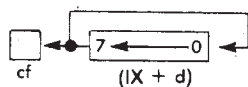


指令機器碼

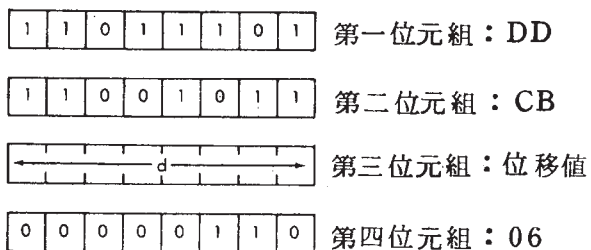


RLC (IX + d) 八位元左旋轉 (IX + d) 選取之記憶內含

功 能：



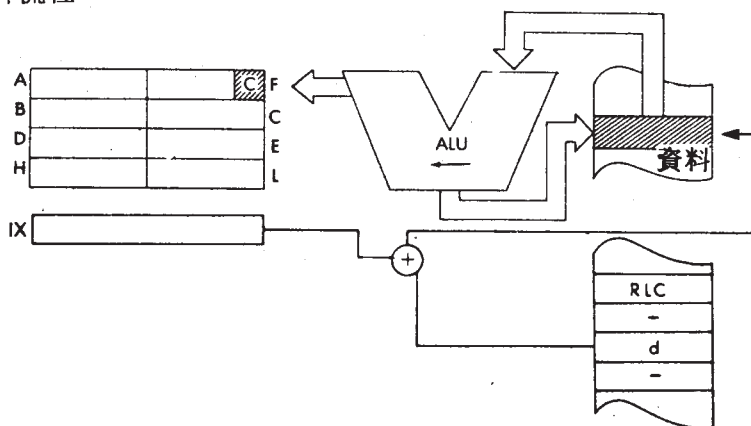
指令格式：



說 明：

IX 索引暫存器內含加位移值所選取之記憶位置的內含，左旋轉一位元位置。第 7 位元內含同時被移入進位旗號以及第 0 位元。

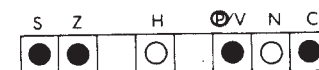
資料流程：



時 序： 6 M 週期；23 T 週期；11.5 微秒 @ 2 MHz

定 址 法： 索引

旗 號：

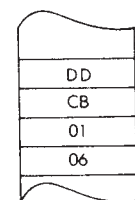
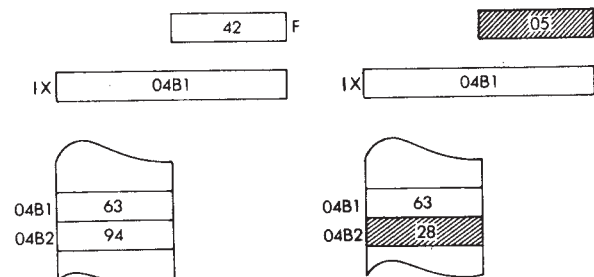


C變成記憶內含之原有第 7 位元值

例 題： RLC (IX + 1)

執行前：

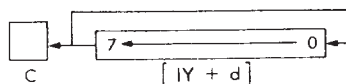
執行後：



指令機器碼

RLC (IY + d) 八位元左旋轉 (IY + d) 所選取之記憶內含

功 能：



指令格式：

1 1 1 1 1 1 0 1 第一位元組：FD

1 1 0 0 1 0 1 1 第二位元組：CB

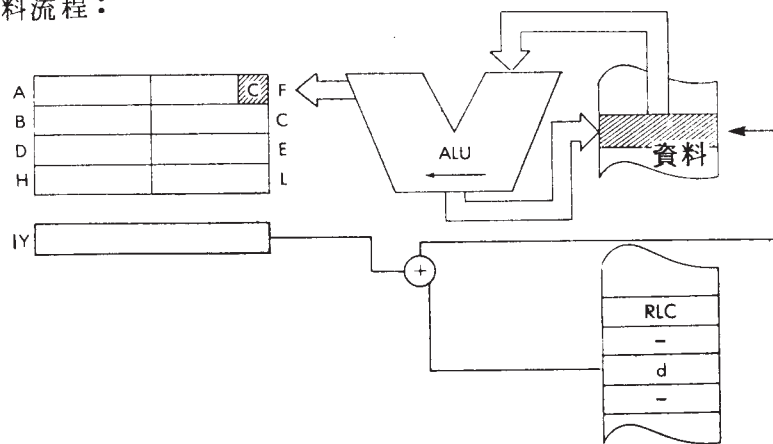
← d → 第三位元組：位移值

0 0 0 0 0 1 1 0 第四位元組：06

說 明：

IY 暫存器內含加位移值所選取之記憶位置的內含，被左旋轉一位元位置，結果存回原記憶位置。第 7 位元之原有內含被移入進位旗號與第 0 位元。

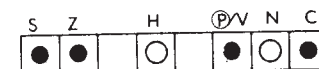
資料流程：



時 序： 6 M 週期；23 T 週期；11.5 微秒 @ 2 MHz

定 址 法： 索引

旗 號：



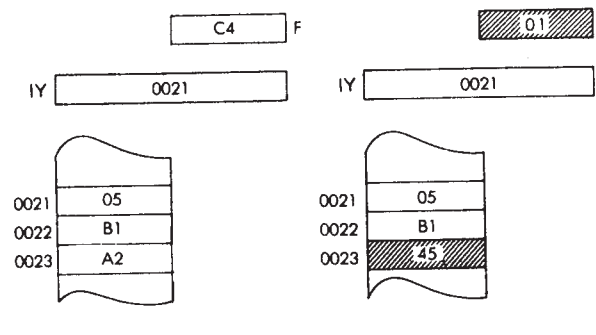
C 等於記憶運算元之原有第 7 位元值

例 題：

RLC (IY + 2)

執行前：

執行後：

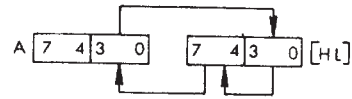


指令機器碼

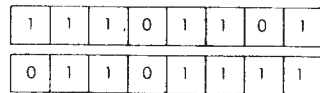
RLD

十進左旋轉

功 能：



格 式：



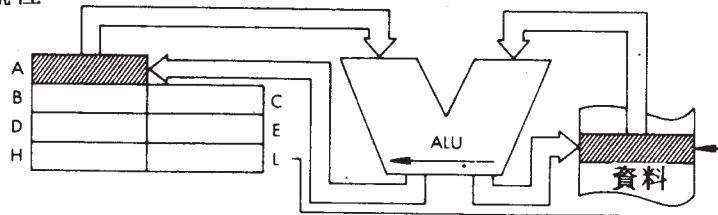
第一位元組：ED

第二位元組：6F

說 明：

HL 暫存器對選取之記憶位置的低次四位元，移至同位置之高次四位元。原有之高次四位元則移至累加器之低次四位元。累加器之原有低次四位元則移入記憶位置之低次四位元。以上三個動作同時發生。

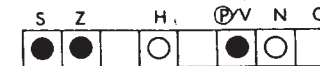
資料流程：



時 序：5 M 週期；18 T 週期；9 微秒 @ 2 MHz

定 址 法：暫存器間接

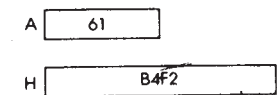
旗 號：



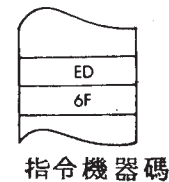
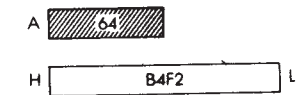
例 題：

RLD

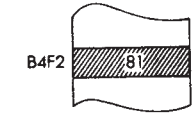
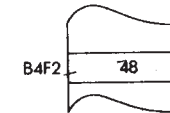
執行前：



執行後：



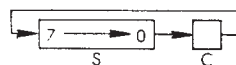
指令機器碼



RR s

運算元 S 與進位右旋轉

功 能：



格 式：

r	1 1 0 0 1 0 1 1	第一位元組：CB
	0 0 0 1 1	第二位元組
(HL)	1 1 0 0 1 0 1 1	第一位元組：CB
	0 0 0 1 1 1 1 0	第二位元組：1E
(IX + d)	1 1 0 1 1 1 0 1	第一位元組：DD
	1 1 0 0 1 0 1 1	第二位元組：CB
	← d →	第三位元組：位移
	0 0 0 1 1 1 1 0	第四位元組：1E
(IY + d)	1 1 1 1 1 1 0 1	第一位元組：FD
	1 1 0 0 1 0 1 1	第二位元組：CB
	← d →	第三位元組：位移
	0 0 0 1 1 1 1 0	第四位元組：1E

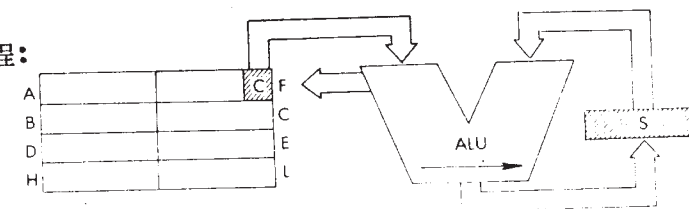
r 可為下列其中之一：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：

運算元 S 被右移一位。進位旗號之原有內含移入運算元之第 7 位元，而運算元之第 0 位元移入進位旗號。結果存回原來位置。

資料流程：



時 序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定 址 法：

r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運 算 碼
第二位元組：

RR r:	A	B	C	D	E	H	L
CB:	1F	18	19	1A	1B	1C	1D

旗 號：



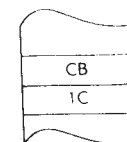
C 等於運算元第 0 位元之原有值

例 題：

RR H

執行前：

執行後：



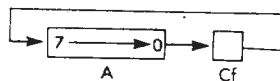
指令運算碼



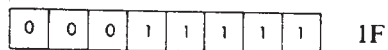
RRA

累加器經進位右旋轉

功 能：



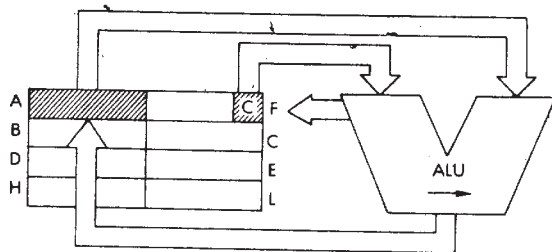
格 式：



說 明：

累加器內含右移一位元位置。進位旗號值移入第 7 位元，第 0 位元值移入進位旗號。(九位元旋轉)

資料流程：



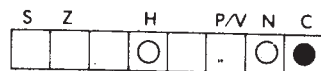
時 序：

1 M 週期; 4 T 週期; 2 微秒 @ MHz

定址法：

隱含

旗 號：



C 旗號受 A 之第 0 位元影響

例 題：

R R A

執行前：

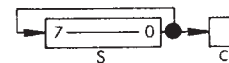


執行後：

**RRC s**

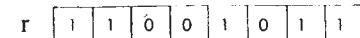
八位元右旋轉運算元 S

功 能：

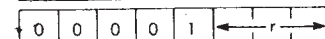


格 式：

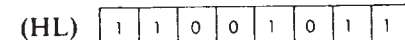
s: S 可為 ; (HL), (IX + d), (IY + d).



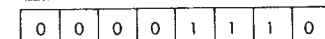
第一位元組：CB



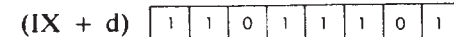
第二位元組



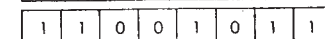
第一位元組：CB



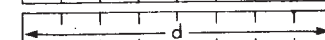
第二位元組：0E



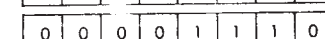
第一位元組：DD



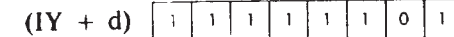
第二位元組：CB



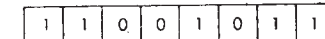
第三位元組：位移值



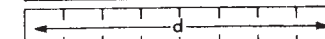
第四位元組：0E



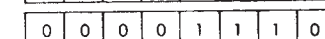
第一位元組：FD



第二位元組：CB



第三位元組：位移值



第四位元組：0E

r 可為下列任一者：

A - 111

E - 011

B - 000

H - 100

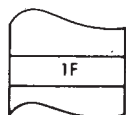
C - 011

L - 101

D - 010

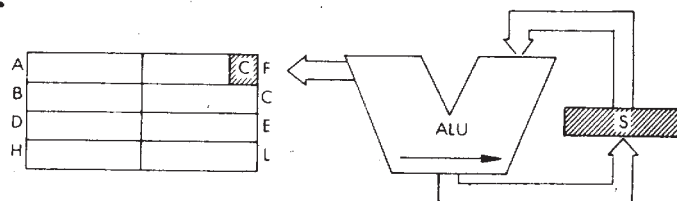
說 明：

被選取之運算元右移一位元位置，第 0 位元值同時移入進位旗號與第 7 位元。



指令機器碼

資料流程：



時序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定址法：

r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運算碼

RRC	r	r	A	B	C	D	E	H	L
CB	0F	08	09	0A	0B	0C	0D		

旗號：

S	Z	H	P/V	N	C
●	●	○	○	○	●

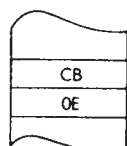
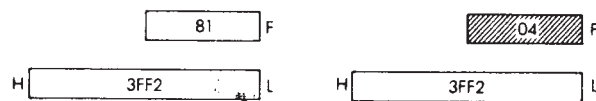
C受來源數據之第0位元影響

例題：

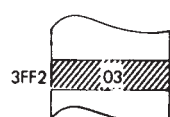
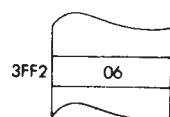
RRC (HL)

執行前：

執行後：



指令機器碼



RRCA

功能：

格式：

說明：

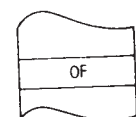
資料流程：

時序：

定址法：

旗號：

例題：

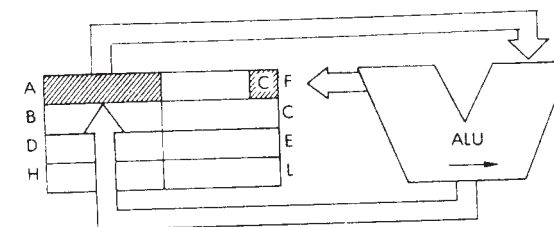


指令機器碼

八位元右旋轉累加器



累加器內含向右旋轉一位元位置。第0位元值同時移入進位旗號與第7位元。



1 M週期; 4 T週期; 2 微秒 @ 2 MHz

隱含

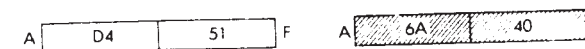
S	Z	H	P/V	N	C
○	○	○	○	○	●

C變成A之第0位元的原有值

RRCA

執行前：

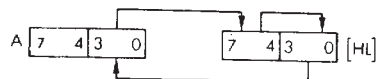
執行後：



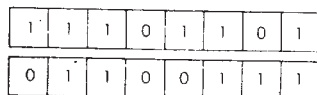
RRD

十進右旋轉

功 能：



格 式：



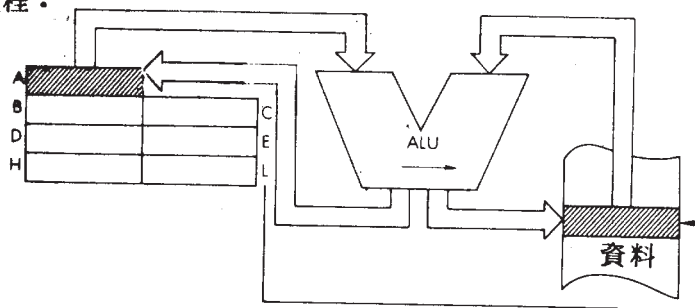
第一位元組：ED

第二位元組：67

說 明：

HL 暫存器對選取之記憶位置的高次四位元，移入同位置之低次四位元。該位置之低次四位元則移至累加器之低次四位元。累加器之低次四位元移至記憶位置之高次四位元。以上三個動作同時發生。

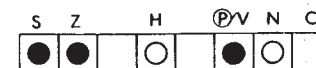
資料流程：



時 序： 5 M 週期；18 T 週期；9 微秒 @ 2 MHz

定 址 法： 暫存器間接

旗 號：

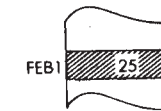
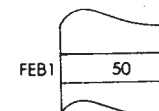
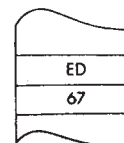
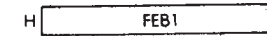
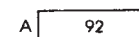


例 題：

RRD

執行前：

執行後：

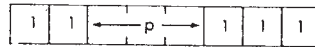


RST p

自零頁位置 P 處重始

功 能： $(SP - 1) \leftarrow PC$ 高； $(SP - 2) \leftarrow PC$ 低； $SP \leftarrow SP - 2$ ； PC 高 $\leftarrow 0$ ； PC 低 $\leftarrow p$

格 式：



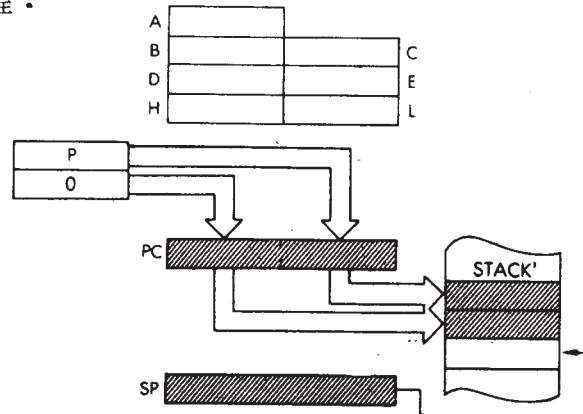
說 明：

自 p 處重始
程式計數器內含如 PUSH 指令所述般地推入堆疊器。定值 P 然後取入程式計數器，使緊接被執行之指令來自此一新位址。P 可為下列其中之一

00H - 000	20H - 100
08H - 001	28H - 101
10H - 010	30H - 110
18H - 011	38H - 111

該指令使控制能轉移至八個零頁起始位置之一，並且僅需一個位元組。其可用以對插斷採取迅速反應。

資料流程：



時 序： 3 M 週期；11 T 週期；5.5 微秒 @ 2 MHz

定 址 法： 間接

運 算 碼： p:

00	08	10	18	20	28	30	38
C7	CF	D7	DF	E7	EF	F7	FF

旗 號：

S	Z		H		P/V	N	C

 (不受影響)

例 題： RST 38H

執行前：

執行後：

PC

441A

SP

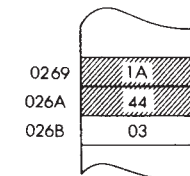
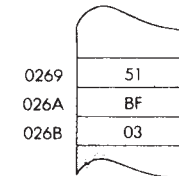
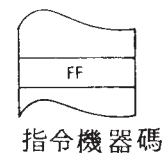
026B

PC

0038

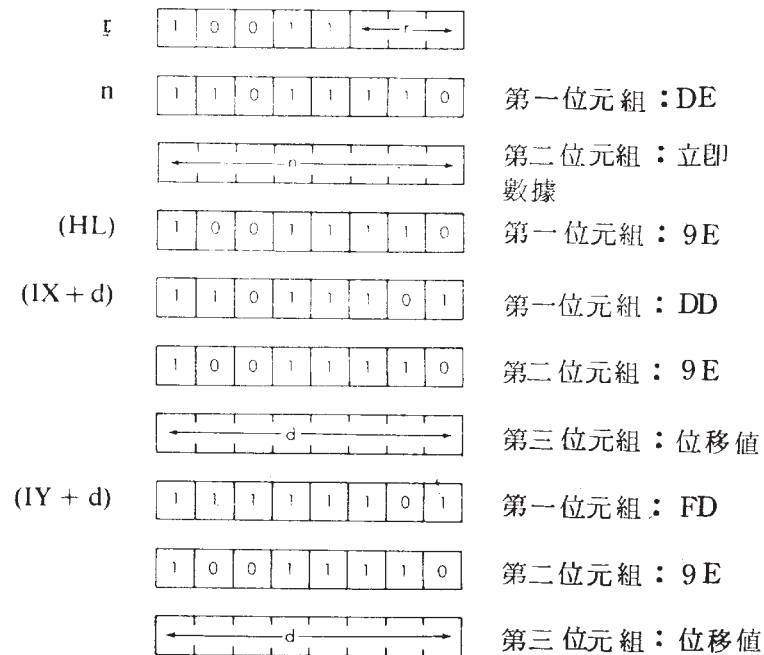
SP

0269



SBC A, s

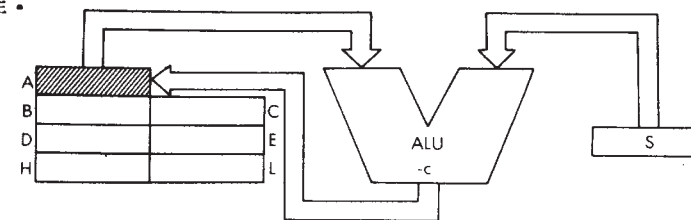
累加器內含減去指明運算元及進位

功 能： $A \leftarrow A - s - C$ 格 式： s : 可為 $r, n, (HL), (IX + d),$ 或 $(IY + d)$  r 可為下列任一者:

A - 111 E - 011
 B - 000 H - 100
 C - 001 L - 101
 D - 010

說 明: 累加器內含減去指明運算元 S 及進位, 結果存回累加器。 S 如 ADD 指令所描述者。

資料流程:



時 序:

s :	M週期:	T週期:	微秒 @ 2 MHz:
r	1	4	2
n	2	7	3.5
(HL)	2	7	3.5
$(IX + d)$	5	19	9.5
$(IY + d)$	5	19	9.5

定 址 法: r : 隱含 ; n : 立即 ; (HL) : 間接 ; $(IX + d), (IY + d)$: 索引

運 算 碼: SBC A, r

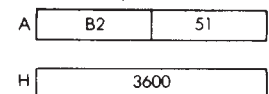
r: A	B	C	D	E	H	L
9F	98	99	9A	9B	9C	9D

旗 號:

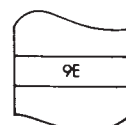
S	Z	H	P/V	N	C
●	●	●	●	1	●

例 題: SBC A, (HL)

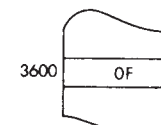
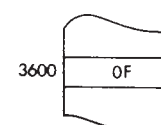
執行前:



執行後:



指令機器碼



SBC HL, ss HL 暫存器對內含減去 SS 暫存器對內含與借位

功 能： $HL \leftarrow HL - ss - C$

格 式：

1	1	1	0	1	1	0	1
---	---	---	---	---	---	---	---

 第一位元組：ED

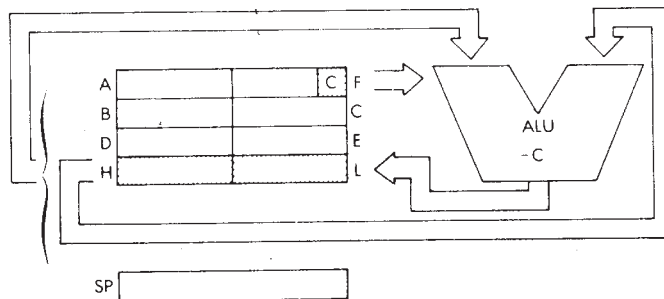
0	1	S	S	0	0	1	0
---	---	---	---	---	---	---	---

 第二位元組

說 明： HL 暫存器對內含減去指定暫存器對 (ss) 之內含，並減去進位旗號之值。結果存回 HL 暫存器對。ss 可為下列任一者：

BC - 00 HL - 10
DE - 01 SP - 11

資料流程：



時 序： 4 M 週期；15 T 週期；7.5 微秒 @ 2 MHz

定 址 法： 隱含

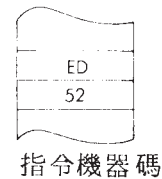
運 算 碼 SS: BC DE HL SP
 第二元組： ED: 42 52 62 72

旗 號：

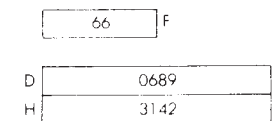


若有自第 12 位元借位，則 H 置定為 1。
 若最高位元有借位，則 C 置定為 1。

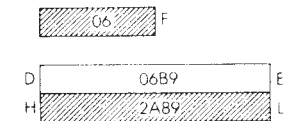
例 題： SBC HL, DE



執行前：



執行後：



SCF 進位旗號置定為 1功 能： $C \leftarrow 1$ 格 式：

0	0	1	1	0	1	1	1
---	---	---	---	---	---	---	---

 37

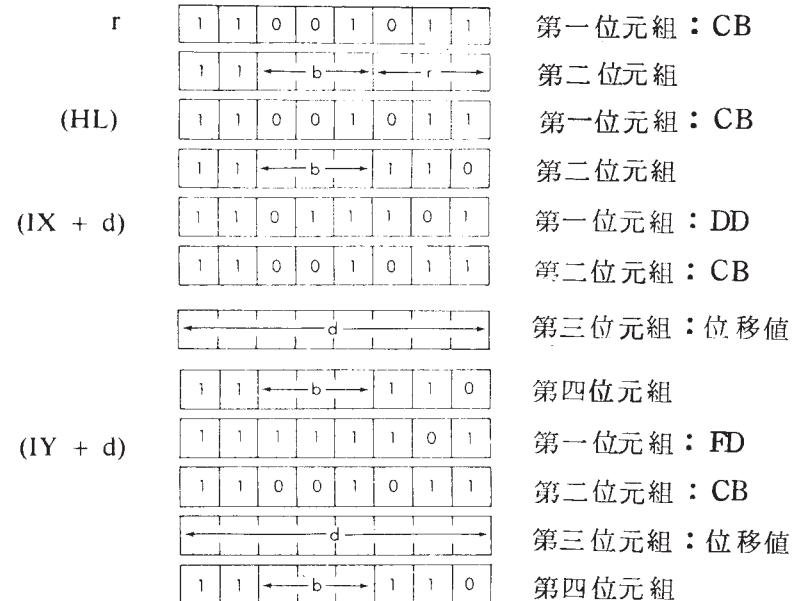
說 明：進位旗號值被置定為 1

時 序：1 M 週期；4 T 週期；2 微秒 @ 2 MHz

定 址 法：隱含

旗 號：

S	Z	H	P/V	N	C
		○		○	1

SET b, s 運算元 S 之第 b 位元置定為 1功 能： $s_b \leftarrow 1$ 格 式： $s:$  r 可為下列任一者：

A - 111	E - 001
B - 000	H - 100
C - 001	L - 101
D - 010	

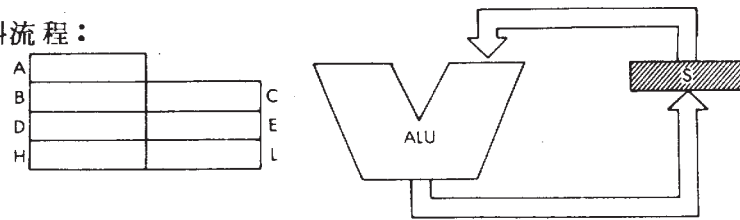
 b 可為下列任一者：

0 - 000	4 - 100
1 - 001	5 - 101
2 - 010	6 - 110
3 - 011	7 - 111

說 明：選取運算元 S 之第 b 位元值被置定為 1。

Z 80 微電腦軟體硬體

資料流程：



時序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定址法：

r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運算碼第二
元組：

SET b, r

b: r: A B C D E H L	
0	C7 C0 C1 C2 C3 C4 C5
1	CF C3 C9 CA CB CC CD
2	D7 D0 D1 D2 D3 D4 D5
3	DF D8 D9 DA DB DC DD
4	E7 E0 E1 E2 E3 E4 E5
5	EF E8 E9 EA EB EC ED
6	F7 F0 F1 F2 F3 F4 F5
7	FF FB F9 FA FB FC FD

b: 0 1 2 3 4 5 6 7	
	C6 CE Db DE E6 EE F6 FE

SET b, (HL)

SET b, (IX + d)

SET b, (IY + d)

旗號

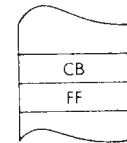
S	Z	H	P/V	N	C	
						(不受影響)

例題：

SET 7, A

執行前：

執行後：



指令機器碼

A	61
---	----

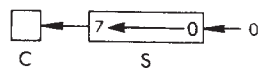
A	E1
---	----

SLA s

算術左移

功 能：

格 式：s:



r	1 1 0 0 1 0 1 1	第一位元組：CB
	0 0 1 0 0	第二位元組
(HL)	1 1 0 0 1 0 1 1	第一位元組：CB
	0 0 1 0 0 1 1 0	第二位元組：
(IX + d)	1 1 0 1 1 1 0 1	第一位元組：DD
	1 1 0 0 1 0 1 1	第二位元組：CB
	d	第三位元組：位移值
	0 0 1 0 0 1 1 0	第四位元組：26
(IY + d)	1 1 1 1 1 1 0 1	第一位元組：FD
	1 1 0 0 1 0 1 1	第二位元組：CB
	d	第三位元組：位移值
	0 0 1 0 0 1 1 0	第四位元組：26

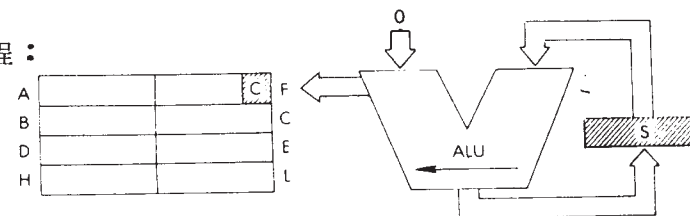
r 為下列其中一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：

被選定之運算元算術左移一位元位置，第 7 位元值移入進位旗號，第 0 位元被強制為 0，最後結果存回原來位置。

資料流程：



時 序：

s:	M 週期：	T 週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定 址 法：

r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d):

索引

運 算 碼

SLA r	r: A B C D E H L
CB	27 20 21 22 23 24 25

旗 號：



C 變成運算元第 7 位元之原有值

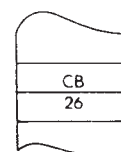
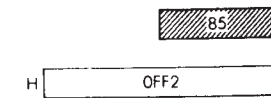
例 題：

SLA (HL)

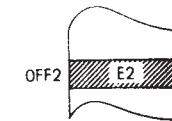
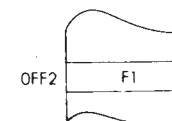
執行前：



執行後：



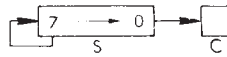
指令機器碼



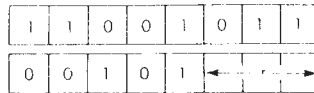
Z 80 微電腦軟體硬體

SRA s 算術右移

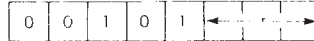
功 能：



格 式：

s:
r

第一位元組：CB

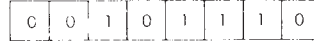


第二位元組

(HL)



第一位元組：CB

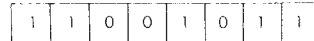


第二位元組：2E

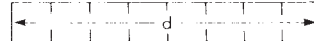
(IX + d)



第一位元組：DD



第二位元組：CB



第三位元組：位移值



第四位元組：2E

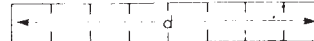
(IY + d)



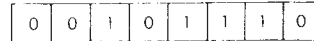
第一位元組：FD



第二位元組：CB



第三位元組：位移值



第四位元組：2E

r 可為下列任一者：

A - 111

E - 011

B - 000

H - 100

C - 001

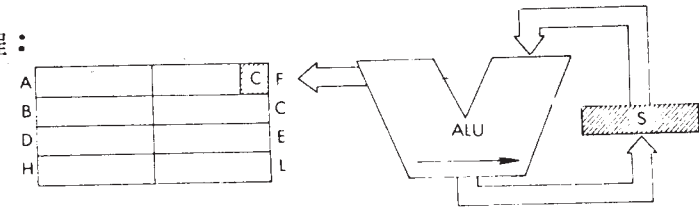
L - 101

D - 010

說 明：

被選定之運算元算術右移一位元位置。第 0 位元值移入進位旗號，而第 7 位元值保持不變。（結果，第 7 位元往右複製）結果存回原來位置。

資料流程：



時 序：

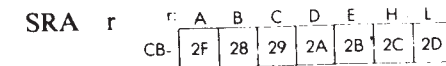
s:	M週期：	T週期	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定 址 法：

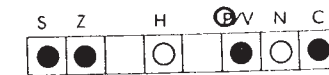
r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運 算 碼

第二位元組：



旗 號：



C 變成運算元第 0 位元之原有值

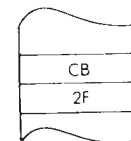
例 題：

SRA A

執行前：



執行後：



指令機器碼

SRL s

邏輯右移

功能：



格式：

s: r

1 1 0 0 1 0 1 1

第一位元組：CB

0 0 1 1 1 ← r →

第二位元組

(HL)

1 1 0 0 1 0 1 1

第一位元組：CB

0 0 1 1 1 1 1 0

第二位元組：3E

(IX + d)

1 1 0 1 1 1 0 1

第一位元組：DD

1 1 0 0 1 0 1 1

第二位元組：CB

← d →

第三位元組：位移值

0 0 1 1 1 1 1 0

第四位元組：3E

(IY + d)

1 1 1 1 1 1 0 1

第一位元組：FD

1 1 0 0 1 0 1 1

第二位元組：CB

← d →

第三位元組：位移值

0 0 1 1 1 1 1 0

第四位元組：3E

r 可為下列任一者：

A - 111

E - 011

B - 000

H - 100

C - 001

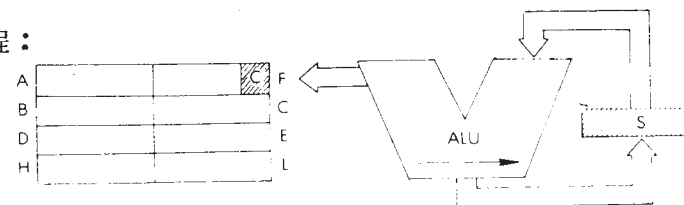
L - 101

D - 010

說明：

被選定之運算元邏輯右移一位元位置。0 被移入第 7 位元，而第 0 位元值移入進位旗號。最後結果存回原位置。

資料流程：



時序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	2	8	4
(HL)	4	15	7.5
(IX + d)	6	23	11.5
(IY + d)	6	23	11.5

定址法：

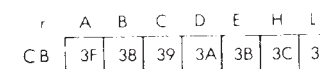
r: 隱含 ; (HL): 間接 ; (IX + d), (IY + d):

索引

運算碼

第二位元組：

SRL r



旗號：



C 變為運算元第 0 位元之原有值

例題：

SRL E

執行前：

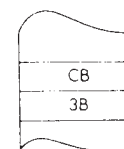
執行後：

01 F

00 F

02 E

01 E



指令機器碼

SUB A, s 累加器內含減去運算元 S

功 能： $A \leftarrow A - s$

格 式： s: 可為 r, n, (HL), (IX + d) 或 (IY + d)

r

1	0	0	1	0	← r →	
---	---	---	---	---	-------	--

n

1	1	0	1	0	1	1	0
---	---	---	---	---	---	---	---

第一位元組：D6

← n →

第二位元組：立即
數據(HL)

1	0	0	1	0	1	1	0
---	---	---	---	---	---	---	---

96

(IX + d)

1	1	0	1	1	1	0	1
---	---	---	---	---	---	---	---

第一位元組：DD

1	0	0	1	0	1	1	0
---	---	---	---	---	---	---	---

第二位元組：96

← d →

第三位元組：位移

(IY + d)

1	1	1	1	1	1	0	1
---	---	---	---	---	---	---	---

第一位元組：FD

1	0	0	1	0	1	1	0
---	---	---	---	---	---	---	---

第二元組：96

← d →

第三位元組：位移

r 可為下列任一者：

A - 111 E - 011

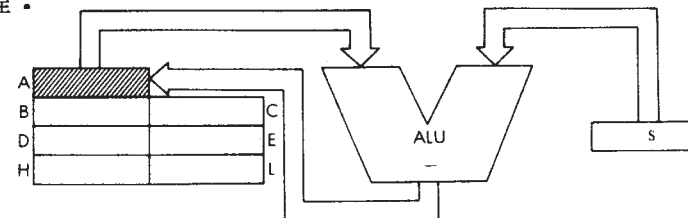
B - 000 H - 100

C - 001 L - 101

D - 010

說 明： 累加器內含減去運算元 S，結果存回累加器。

資料流程：



時 序：

s:	M週期:	T週期:	微秒 @ 2 MHz:
r	1	4	2
n	2	7	3.5
(HL)	2	7	3.5
(IX + d)	5	19	9.5
(IY + d)	5	19	9.5

定 址 法： r: 隱含 ; n: 立即 ; (HL): 間接 ; (IX + d), (IY + d): 索引

運 算 碼：

SUB A, r

A	B	C	D	E	H	L
97	90	91	92	93	94	95

旗 號：

S	Z		H		P/V	N	C
●	●		●		●	1	●

例 題：

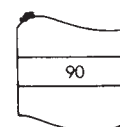
SUB A, B

執行前：

執行後：

A	80
B	31

A	4F
B	31



指令機器碼

XOR s

累加器內含與運算元 S 作邏輯 XOR 運算

功 能： $A \leftarrow A \vee s$ 格 式： s : 可為 $r, n, (HL), (IX + d)$, 或 $(IY + d)$ r
1 0 1 0 1n
1 1 1 0 1 1 1 0

第一位元組：EE

n
1 0 1 0 1 1 1 0第二位元組：立即數
據值

1 0 1 0 1 1 1 0

AE

(IX + d)

1 1 0 1 1 1 0 1

第一位元組：DD

1 0 1 0 1 1 1 0

第二位元組：AE

d
1 0 1 0 1 1 1 0

第三位元組：位 移 值

(IY + d)

1 1 1 1 1 1 0 1

1 0 1 0 1 1 1 0

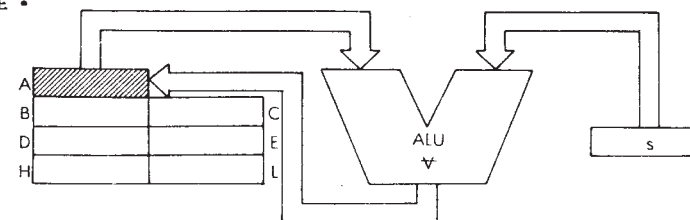
d
1 0 1 0 1 1 1 0

r 可為下列任一者：

A - 111	E - 011
B - 000	H - 100
C - 001	L - 101
D - 010	

說 明：累加器內含與選定之運算元 S 作邏輯 XOR 運算，結果存於累加器。

資料流程：



時 序：

s:	M週期：	T週期：	微秒 @ 2 MHz:
r	1	4	2
n	2	7	3.5
(HL)	2	7	3.5
(IX + d)	5	19	9.5
(IY + d)	5	19	9.5

定 址 法：r: 隱含；n: 立即；(HL): 間接；(IX + d), (IY + d): 索引

運 算 碼：

XOR r

r:	A	B	C	D	E	H	L
	AF	AB	A9	AA	AB	AC	AD

旗 號：

S	Z	H	P/V	N	C
●	●	○	●	○	○

例 題：

XOR A, B1H

執行前：

A 36

執行後：

A 87

文件名稱： Z80 微電腦軟體硬體第 4 章後半部(掃描版)

文件分類	I
文件編號	00028
文件批號	03

製作群	原稿掃描	文稿編輯
	原稿圖文分離	文稿整合
	原稿辨識	文稿校對
	文稿成品輸出	特別感謝名單

文件完成日期	初版	2007-02-09	其他
	再版		加註

文件出處	原圖書書名	Z80 微電腦軟體硬體
	原圖書作者	陳金迫
	原圖書出版者	儒林圖書有限公司
	原圖書出版日期	民國 70 年 8 月

DDSC 文件 版權宣告

本文件版權屬原輸出公司、出版社、圖書公司或原著作人所有，作商業用途者請自行洽上述公司，本文件僅可在非商業上流傳或供私人收集資料用。另由於資料老舊 **DDSC** 不對原書內的內容負責，且除了更正原書內的錯字、漏字之外一切照原書內容所用的文字顯示。

檔名格式說明：

DDSC — 文件分類 — 文件編號 — 文件批號 — 文件名.PDF

以 DDSC 為起頭，加上 1 個字母為分類代碼，再加上以 5 位數由 00001 起的編號，加上 2 位數由 01 起的編號，加上完整的文件名稱而成的。

其中分類代碼詳見下面列表。文件批號指該文件為非合訂版的，可能因書的內容過多而分批完成的，此項可有可無。

文件分類代碼說明	
代 碼	說 明
A	小說／文學類文章類
B	娛樂類
C	天文類
D	科學類
E	古文明事物類
F	自然界類
G	古怪事物類
H	動／植物類
I	電子類
J	電腦類
K	教育教學類

Documents Digitize Service Center 製作
1998-2007